

	<b>FAKULTAS TEKNIK</b> <b>UNIVERSITAS NEGERI YOGYAKARTA</b>		
	<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>		
Semester 2	Pengenalan Komponen Elektronika Digital	200 menit	
No. LST/PTE/EKA6211/01	Revisi: 00	Tgl: 8 September 2015	Page <b>1</b> of <b>8</b>

### 1. Kompetensi

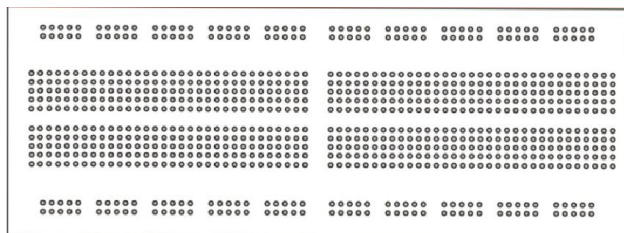
Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam mendeskripsikan fungsi komponen-komponen Elektronika Digital.

### 2. Sub Kompetensi

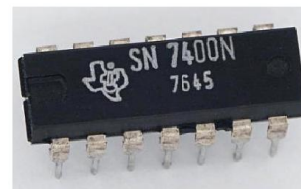
Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain, dalam hal-hal berikut ini:

- Mengidentifikasi dan mendeskripsikan fungsi komponen-komponen pada trainer digital
- Mengidentifikasi IC-IC (7404, 7408, 7432, 7400, 7402, dsb)
- Mendeskripsikan fungsi IC-IC (7404, 7408, 7432, 7400, 7402, dsb)
- Memahami tabel kebenaran dan timing diagram dari sebuah gerbang logika

### 3. Dasar Teori



Gambar 1. Project board



Gambar 2. Bentuk fisik IC salah satu gerbang logika

*Project Board* adalah papan untuk membuat rangkaian elektronik tanpa memerlukan solder, sehingga dapat digunakan kembali. *Project board* dapat digunakan untuk prototipe rangkaian elektronik sementara dan membantu dalam eksperimen desain rangkaian elektronik.

Tabel kebenaran merupakan tabel yang digunakan untuk menganalisa respon output dari gerbang/ rangkaian logika

IC (*integrated circuit*) merupakan komponen elektronika semikonduktor yang merupakan gabungan dari ratusan atau ribuan komponen-komponen lain, berupa kepingan silikon padat, biasanya berwarna hitam yang mempunyai banyak kaki-kaki (pin). Dengan adanya teknologi IC ini sangat menguntungkan, sehingga rangkaian yang tadinya membutuhkan banyak ruang dan sangat rumit bisa diringkas dalam sebuah kepingan IC. IC TTL (*Integrated Circuit Transistor Transistor Logic*) merupakan IC yang banyak digunakan dalam rangkaian-rangkaian digital karena menggunakan sumber tegangan yang relatif rendah, yaitu antara 4,75 Volt sampai 5,25 Volt. IC CMOS (*Complementary Metal Oxide Semiconductor*) konsumsi daya yang diperlukan sangat rendah dan memungkinkan pemilihan tegangan sumbernya yang jauh lebih lebar yaitu antara 3 V sampai 15V.

berdasarkan kombinasi input-inputnya. Tabel tersebut terdiri dari dua bagian, yaitu bagian input dan



output. Tabel 1 merupakan tabel kebenaran gerbang AND yang memiliki dua variabel input gerbang (variabel input A dan B, jumlah variabel =  $n = 2$ , jumlah data =  $2^n = 2^2 = 4$ , yaitu 00, 01 dan 11) dan satu variabel output gerbang (variabel output X yang bernilai 0 atau 1).

Tabel 1. Tabel kebenaran gerbang AND

Input		Output
B	A	X
0	0	0
0	1	0
1	0	0
1	1	1

Cara menganalisa respon output terhadap variasi input selain tabel kebenaran adalah *timing diagram*. *Timing*

#### 4. Alat dan Bahan

- Project board
- Adaptor
- IC-IC
- Kabel
- LED
- Resistor

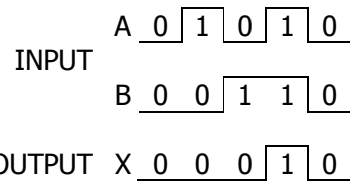
#### 5. Keselamatan Kerja

- Pastikan polaritas tegangan pada adaptor sesuai (+)!
- Pastikan tegangan dari adaptor sesuai (6V)!
- Pastikan kabel jumper yang digunakan dalam kondisi bagus sehingga saat dilepas, kabel tidak tertinggal pada trainer!

#### 6. Langkah Kerja

- Hubungkan kabel jumper antara project board dengan sumber (VCC/ground), kemudian dengan kabel jumper yang berbeda hubungkan dengan LED (pastikan nyala)!
- Sebelum dihubungkan ke LED, hubungkan terlebih dahulu dengan resistor!
- Amati hubungan antar titik-titik pada project board!
- Masukan data pengamatan pada tabel 2!
- Identifikasi nama-nama IC yang telah disediakan! Catat nama dan jumlah pin!
- Gunakan berbagai sumber untuk mendeskripsikan IC-IC tersebut (jenis, pin diagram, tabel kebenaran dan timing diagram)!
- Masukan data pengamatan pada tabel 3!

*diagram* atau diagram pewaktuan merupakan analisa pewaktuan dengan cara menganalisa respon output terhadap kombinasi-kombinasi input-inputnya pada periode waktu tertentu. Gambar 3 adalah contoh *timing diagram* untuk gerbang logika AND.



Gambar 3. *Timing diagram* gerbang logika AND



## **7. Bahan Diskusi**

- a. Bagaimana hubungan titik-titik hubung pada project board?
- b. Jelaskan mengenai IC?



## 8. Lampiran

**Tabel 1.** Bagian-bagian trainer

<table border="1" style="margin: auto;"> <tr> <td style="width: 33%; text-align: center;">1</td> <td style="width: 33%; text-align: center;">2</td> <td style="width: 33%; text-align: center;">3</td> </tr> <tr> <td colspan="3" style="text-align: center;">4</td> </tr> <tr> <td style="text-align: center;">5</td> <td style="text-align: center;">6</td> <td></td> </tr> </table>			1	2	3	4			5	6	
1	2	3									
4											
5	6										
Blok	Komponen	Fungsi									
1.											
2.											
3.											
4.											
5.											
6.											

**Tabel 2.** Hubungan titik-titik hubung pada project board

No.	Hubungan
1	
2	
3	
4	
5	
6	
7	



**Tabel 3. Data IC-IC**

No.	Nama di IC dan jenis	Pin diagram	Tabel kebenaran	Timing diagram
1.	7404 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			
2.	7408 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			
3.	7432 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			
4.	7400 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			
5.	7402 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			



No.	Nama di IC dan jenis	Pin diagram	Tabel kebenaran	Timing diagram
6.	7486 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			
7.	555 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			
8.	7474 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			
9.	7473 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			
10.	7476 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			



No.	Nama di IC dan jenis	Pin diagram	Tabel kebenaran	Timing diagram
11.	7490 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			
12.	7447 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			
13.	74145 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			
14.	74147 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			
15.	ADC0804 Nama: ..... Jenis: <input type="checkbox"/> TTL <input type="checkbox"/> CMOS Terdiri dari: .... gerbang .....			



**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA**

**LAB SHEET PRAKTIK TEKNIK DIGITAL**

Semester 2	Pengenalan Komponen Elektronika Digital	200 menit
No. LST/PTE/EKA6211/01	Revisi: 00	Tgl: 8 September 2015
		Page <b>8</b> of <b>8</b>



	<b>FAKULTAS TEKNIK</b>		
	<b>UNIVERSITAS NEGERI YOGYAKARTA</b>		
	<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>		
	Semester 2	Gerbang Logika Dasar, Universal NAND dan Universal NOR	200 menit
No. LST/PTE/EKA6211/02		Revisi: 00	Tgl: 8 September 2015
			Page <b>1</b> of <b>6</b>

## 1. Kompetensi

Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain, dalam memahami sifat dan cara kerja gerbang logika dasar.

## 2. Sub Kompetensi

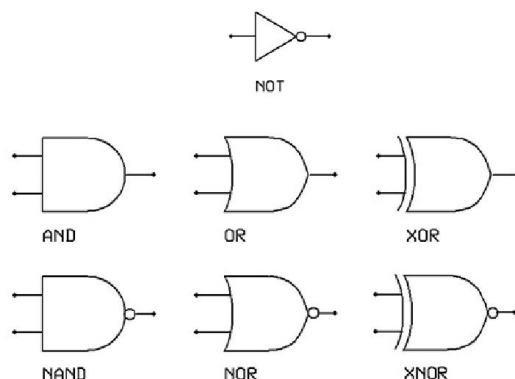
Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain, dalam hal-hal berikut ini:

- memahami sifat dan cara kerja gerbang logika melalui IC yang sesuai
- memahami sifat dan cara kerja gerbang logika melalui IC NAND
- memahami sifat dan cara kerja gerbang logika melalui IC NOR

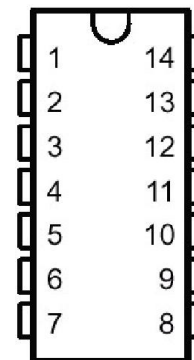
## 3. Dasar Teori

Gerbang Logika adalah rangkaian dengan satu atau lebih dari satu sinyal masukan tetapi hanya menghasilkan satu sinyal berupa tegangan tinggi atau tegangan rendah. Gerbang-gerbang logika merupakan dasar untuk membangun rangkaian elektronika digital. Suatu gerbang logika mempunyai satu terminal keluaran dan satu atau lebih terminal masukan. Keluaran dan masukan gerbang logika ini dinyatakan dalam kondisi HIGH (1) atau LOW (0). Dalam suatu sistem TTL level HIGH diwakili dengan tegangan 5V, sedangkan level LOW diwakili dengan tegangan 0V.

Melalui penggunaan gerbang-gerbang logika, maka kita dapat merancang suatu sistem digital yang akan mengevaluasi level masukan dan menghasilkan respon keluaran yang spesifik berdasar rancangan rangkaian logika. Ada tujuh gerbang logika yaitu AND, OR, INVERTER, NAND, NOR, exclusive-OR (XOR), dan exclusive-NOR (XNOR).



Gambar 1. Simbol 7 gerbang logika (NOT, AND, OR, NAND, NOR, XOR, XNOR)



Gambar 2. Urutan pin kaki pada IC

	<b>FAKULTAS TEKNIK</b>		
	<b>UNIVERSITAS NEGERI YOGYAKARTA</b>		
	<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>		
	Semester 2	Gerbang Logika Dasar, Universal NAND dan Universal NOR	200 menit
No. LST/PTE/EKA6211/02		Revisi: 00	Tgl: 8 September 2015
			Page <b>2</b> of <b>6</b>

#### 4. Alat dan Bahan

- a. Project board
- b. Baterai/Adaptor 6 Volt
- c. IC 7404, 7408, 7432, 7400, 7402, 7486
- d. Led
- e. Resistor
- f. Kabel

#### 5. Keselamatan Kerja

- a. Pastikan polaritas tegangan pada adaptor sesuai (+)!
- b. Pastikan tegangan dari adaptor sesuai (6V)!
- c. Pastikan pin VCC dan pin Ground IC mendapatkan sumber VCC dan Ground dari trainer digital yang sesuai (jangan terbalik)!
- d. Pastikan kabel jumper yang digunakan dalam kondisi bagus.

#### 6. Langkah Kerja

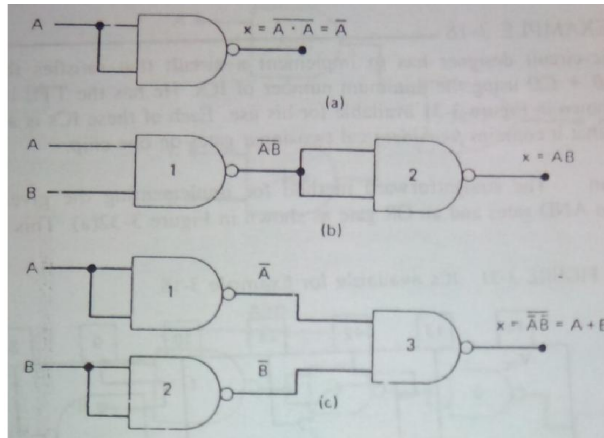
*Pembuktian sifat gerbang logika*

- a. Pasang IC gerbang logika pada breadboard (pastikan pin-pin IC tidak saling terhubung saat IC terpasang)!
- b. Hubungkan pin VCC IC dengan sumber VCC dan hubungkan pin Ground IC dengan sumber Ground
- c. Hubungkan input gerbang logika pada IC dengan push button!
- d. Hubungkan output gerbang logika yang sesuai dengan input IC (d) dengan output LED
- e. Berikan beberapa logika input!
- f. Amati logika output yang dihasilkan!
- g. Setelah satu IC selesai diambil datanya, ulangi langkah-langkah tersebut untuk IC lainnya!
- h. Masukkan data pada tabel yang sesuai!

	<b>FAKULTAS TEKNIK</b>		
	<b>UNIVERSITAS NEGERI YOGYAKARTA</b>		
	<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>		
	Semester 2	Gerbang Logika Dasar, Universal NAND dan Universal NOR	200 menit
No. LST/PTE/EKA6211/02		Revisi: 00	Tgl: 8 September 2015
			Page <b>3</b> of <b>6</b>

*Pembuktian sifat universal NAND*

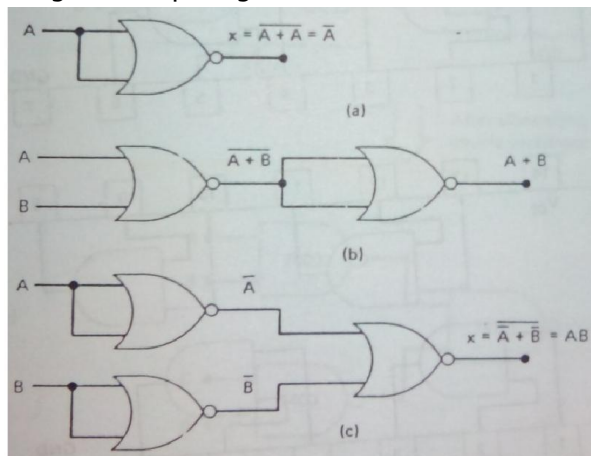
- i. Rangkailah seperti gambar berikut ini!



- j. Hubungkan rangkaian di atas dengan LED pada output serta hubungkan adaptor.  
k. Berikan beberapa logika input! Amati logika output yang dihasilkan! Masukkan data yang diperoleh pada tabel!  
l. Ulangi langkah di atas untuk gambar rangkaian lainnya!  
m. Susunlah gerbang NAND agar memiliki sifat gerbang logika lainnya!

*Pembuktian sifat universal NOR*

- n. Rangkailah seperti gambar berikut ini!



- o. Hubungkan rangkaian di atas dengan LED pada output serta hubungkan adaptor.  
p. Berikan beberapa logika input! Amati logika output yang dihasilkan! Masukkan data yang diperoleh pada tabel!  
q. Ulangi langkah di atas untuk gambar rangkaian lainnya!  
r. Susunlah gerbang NOR agar memiliki sifat gerbang logika lainnya!

## 7. Bahan Diskusi

- a. Informasi apa saja yang bisa didapatkan dari datasheet IC gerbang logika?

	<b>FAKULTAS TEKNIK</b>		
	<b>UNIVERSITAS NEGERI YOGYAKARTA</b>		
	<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>		
	Semester 2	Gerbang Logika Dasar, Universal NAND dan Universal NOR	200 menit
No. LST/PTE/EKA6211/02	Revisi: 00	Tgl: 8 September 2015	Page <b>4</b> of <b>6</b>

- b. Bagaimana sifat masing-masing gerbang logika?
- c. Buatlah timing diagram untuk sifat-sifat gerbang logika tersebut!
- d. Bagaimana penerapan sifat-sifat gerbang logika tersebut (bisa disebutkan dalam dunia keteknikan secara umum atau dalam dunia ke-TI-an secara khusus)!

**8. Lampiran**

**Tabel 1.** Tabel kebenaran NOT

IC <sup>1</sup> .....		IC <sup>2</sup> .....			IC <sup>3</sup> .....			Kesimpulan	
In	Out	In	Out	In	Out	Out			
A	B	Y	A	B	Y	A	B	Y	
									berlogika tinggi jika
									.....
									berlogika rendah jika
									.....
Gambar 1		Gambar 2			Gambar 3				

**Tabel 2.** Tabel kebenaran AND

IC.....		IC.....			IC.....			Kesimpulan	
In	Out	In	Out	In	Out	Out			
A	B	Y	A	B	Y	A	B	Y	
									berlogika tinggi jika
									.....
									berlogika rendah jika
									.....
Gambar 1		Gambar 2			Gambar 3				

**Tabel 3.** Tabel kebenaran OR

IC.....		IC.....			IC.....			Kesimpulan
In	Out	In	Out	In	Out	berlogika tinggi jika ..... .....		
A	B	Y	A	B	Y		A	B
								berlogika rendah jika ..... .....
Gambar 1			Gambar 2			Gambar 3		

**Tabel 4.** Tabel kebenaran NAND, IC .....

In		Out	Gambar	Kesimpulan
A	B	Y		

**Tabel 5.** Tabel kebenaran NOR

In		Out	Gambar	Kesimpulan
A	B	Y		

**Tabel 6.** Tabel kebenaran XOR

IC.....		IC.....			Kesimpulan
In	Out	In	Out	berlogika tinggi jika ..... .....	
A	B	Y	A		B
					berlogika rendah jika ..... .....
Gambar 1			Gambar 2		

	<b>FAKULTAS TEKNIK</b> <b>UNIVERSITAS NEGERI YOGYAKARTA</b>		
	<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>		
	Semester 2	Gerbang Logika Dasar, Universal NAND dan Universal NOR	200 menit
	No. LST/PTE/EKA6211/02	Revisi: 00	Tgl: 8 September 2015
			Page <b>6</b> of <b>6</b>

**Tabel 7.** Tabel kebenaran XNOR

IC.....		IC.....		Kesimpulan	
In	Out	In	Out	berlogika tinggi jika .....	
A	B	A	B		
				berlogika rendah jika .....	
Gambar 1		Gambar 2			



**1. Kompetensi**

Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam memahami aljabar boolean.

**2. Sub Kompetensi**

Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain, dalam hal-hal berikut ini:

- a. memahami postulat boolean dan teorema aljabar boolean
- b. mengimplementasikan aljabar boolean untuk penyederhanaan rangkaian
- c. menuliskan persamaan boolean untuk setiap gerbang logika dan rangkaian logika

**3. Dasar Teori**

Aljabar Boolean adalah struktur aljabar yang "mencakup intisari" operasi logika (AND, OR dan NOT). Boolean adalah suatu tipe data yang hanya mempunyai dua nilai yaitu true dan false (benar dan salah). Pada beberapa bahasa pemrograman nilai true dan false dapat digantikan dengan logic 1 dan logic 0. Aljabar Boolean merupakan alat matematis yang dapat digunakan untuk menganalisa suatu rangkaian logika melalui metode-metode penyederhanaan yang dilakukan.

Pengembangan Aljabar Boolean dimulai dari asumsi-asumsi Postulat Boolean dan Teorema Aljabar Boolean. Postulat Boolean Diturunkan dari fungsi AND Gate, OR Gate, dan NOT Gate.

Postulat Boolean			
Diturunkan dari:	Input	Penulisan	Output
gerbang AND	A	B	$A \cdot B$
	0	0	$0 \cdot 0$
	0	1	$0 \cdot 1$
	1	0	$1 \cdot 0$
	1	1	$1 \cdot 1$
gerbang OR	A	B	$A + B$
	0	0	$0 + 0$
	0	1	$0 + 1$
	1	0	$1 + 0$
	1	1	$1 + 1$
gerbang NOT	A	$A'$	$X = A'$
	0	$0'$	1
	1	$1'$	0

Postulat dan Teorema Boolean digunakan dalam penyederhanaan: ekspresi logika, persamaan logika dan persamaan boolean (fungsi boolean) untuk mendapatkan Rangkaian Logika yang paling sederhana.

Teorema Boolean	
No.	Teorema
1	$A+B = B+A$
	$A \cdot B = B \cdot A$
2	$(A+B)+C = A + (B+C)$
	$(A \cdot B) \cdot C = A \cdot (B \cdot C)$
3	$A \cdot (B+C) = A \cdot B + A \cdot C$
	$A+(B \cdot C) = (A+B) \cdot (A+C)$
4	$A + A = A$
	$A \cdot A = A$
5	$(A') = A'$
	$(A'') = A$
6	$A + B \cdot B = A$
	$A \cdot (A+B) = A$
7	$0 + A = A$
	$1 \cdot A = A$
	$1 + A = 1$
	$0 \cdot A = A$
8	$A' + A = 1$
	$A' \cdot A = 0$
9	$A + A' \cdot B = A + B$
	$A \cdot (A'+B) = A \cdot B$
10	$(A+B)' = A' \cdot B'$
	$(A \cdot B)' = A' + B'$

	<b>FAKULTAS TEKNIK</b>		
	<b>UNIVERSITAS NEGERI YOGYAKARTA</b>		
	<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>		
	Semester 2	Aljabar Boolean	200 menit
No. LST/PTE/EKA6211/03	Revisi: 00	Tgl: 8 September 2014	Page <b>2</b> of <b>3</b>

#### 4. Alat dan Bahan

- a. Project board
- b. Adaptor
- c. IC 7400 (2 buah)
- d. LED
- e. Resistor
- f. Kabel

#### 5. Keselamatan Kerja

- a. Pastikan polaritas tegangan pada adaptor sesuai (+)!
- b. Pastikan tegangan dari adaptor sesuai (6V)!
- c. Pastikan pin VCC dan pin Ground IC mendapatkan sumber VCC dan Ground dari trainer digital yang sesuai (jangan terbalik)!

#### 6. Langkah Kerja

- a. Pasang IC gerbang logika pada project board (pastikan pin-pin IC tidak saling terhubung saat IC terpasang)!
- b. Hubungkan pin VCC IC dengan sumber VCC dan hubungkan pin Ground IC dengan sumber Ground pada trainer!
- c. Buatlah rangkaian dengan persamaan berikut ini:
  - 1)  $X = A + A.B$  (samakah hasilnya dengan A?)
  - 2)  $X = A + A'.B$  (samakah hasilnya dengan A+B?)
  - 3)  $X = A.(A.B + C)$  (samakah hasilnya dengan A.(B+C)?)
  - 4)  $X = A'.B + A.B + A'.B'$  (samakah hasilnya dengan B+A?)
  - 5)  $X = A + A.B' + A'.B$  (samakah hasilnya dengan A + B?)
  - 6)  $X = A'.B + A.B + A'.B'$  (samakah hasilnya dengan B + A?)
  - 7)  $X = A + A.B' + A'.B$  ( samakah hasilnya dengan A+B?)
- d. Hubungkan output dengan LED!
- e. Hubungkan adaptor dengan rangkaian!
- f. Berikan beberapa logika input!
- g. Amati logika output yang dihasilkan!
- h. Masukkan data yang diperoleh (gambar rangkaian dan tabel kebenaran) pada lembar data!

#### 7. Bahan Diskusi

- a. Buatlah sebuah sistem yang memberikan persyaratan tertentu agar suatu sistem dapat berjalan! (persyaratan lebih dari 1 kondisi)
- b. Sederhanakan persamaan berikut:
  - 1)  $AB' + BC + C'A$
  - 2)  $A'(BC+AB+BA')$
- c. Buatlah tabel kebenaran dari persamaan:  $A.B + A'.B + A'.B' = A'+B$





**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA**

**LAB SHEET PRAKTIK TEKNIK DIGITAL**

Semester 2

Aljabar Boolean

200 menit

No. LST/PTE/EKA6211/03

Revisi: 00

Tgl: 8 September 2014

Page **3** of **3**

**8. Lampiran  
DATA PRAKTIKUM**



<b>FAKULTAS TEKNIK</b>			
<b>UNIVERSITAS NEGERI YOGYAKARTA</b>			
<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>			
Semester 2	Aritmetika		200 menit
No. LST/PTE/EKA6211/04	Revisi: 00	Tgl: 8 September 2015	Page <b>1</b> of <b>4</b>

### 1. Kompetensi

Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam memahami operasi dasar dari rangkaian adder

### 2. Sub Kompetensi :

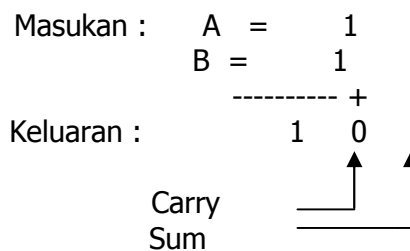
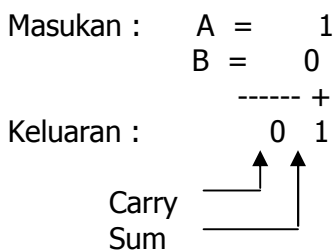
Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain, dalam hal-hal berikut ini:

- Merangkai dan menjelaskan cara kerja rangkaian *half adder*
- Merangkai dan menjelaskan cara kerja *full adder*.

### 3. Dasar Teori

#### Half Adder

Half adder adalah suatu rangkaian penjumlah system bilangan biner yang paling sederhana. Rangkaian ini hanya dapat digunakan untuk operasi penjumlahan data bilangan biner sampai 1 bit saja. Rangkaian half adder mempunyai 2 masukan dan 2 keluaran yaitu Summary out (Sum) dan Carry out (Carry)



Persamaan logikanya adalah :

$$\text{Sum} = (A' \cdot B) + (A \cdot B') \quad \text{serta} \quad \text{Carry} = A \cdot B$$

Dimana A dan B merupakan data-data Input

#### Full Adder

Rangkaian full adder dapat digunakan untuk menjumlahkan bilangan biner yang lebih dari 1 bit. Ciri pokok dari Full adder dibandingkan dengan half adder terletak pada jenis/jumlah masukan. Pada Full adder terdapat tambahan satu masukan, yaitu Carry<sub>in</sub>.

Dibuat oleh :	Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta	Diperiksa oleh :
---------------	--	------------------



**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA  
LAB SHEET PRAKTIK TEKNIK DIGITAL**

Semester 2

Aritmetika

200 menit

No. LST/PTE/EKA6211/04

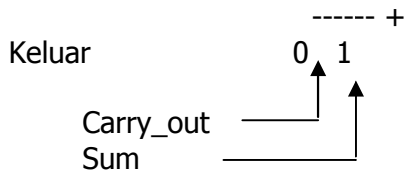
Revisi: 00

Tgl: 8 September 2015

Page **2** of **4**

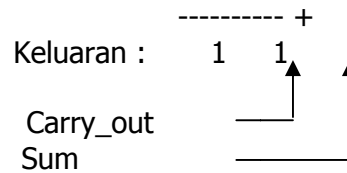
Masukan : Carry\_in = 0

A = 1  
B = 0



Masukan : Carry\_in = 1

= 1  
= 1



Persamaan logikanya adalah (berdasarkan tabel kebenaran) :

$$\text{Sum} = (A \oplus B) \oplus C_{in}$$

$$C_{out} = (A \cdot B) + (A \cdot C_{in}) + (B \cdot C_{in})$$

#### 4. Alat/Instrument/Aparatus/Bahan

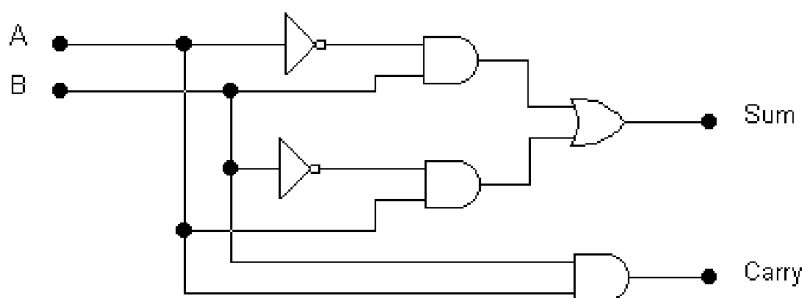
1. Unit Komputer / Note book
2. Program EWB

#### 5. Keselamatan Kerja

1. Pastikan semua instalasi perangkat keras antar bagian-bagian komputer sudah tersambung dengan benar.
2. Hidupkan komputer, tunggu sampai semua perangkat lunak aktif.
3. Aktifkan program EWB, dan anda siap untuk merangkai rangkaian logika dan melakukan simulasi

#### 6. Langkah Kerja

- a. Buat rangkaian half adder seperti pada gb 1.



Gb. 1. Half adder

- b. Aturlah keadaan logic dari kedua inputnya A dan B sesuai dengan table kebenaran dan catat keadaan outputnya.

Dibuat oleh :

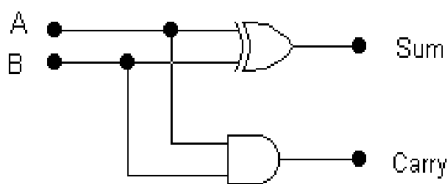
Dilarang memperbanyak sebagian atau seluruh isi dokumen  
tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta

Diperiksa oleh :



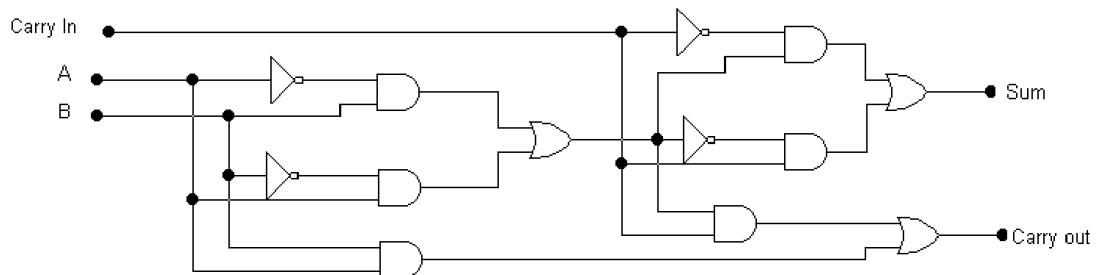
Masukan		Keluaran	
A	B	Carry out	Sum
0	0		
0	1		
1	0		
1	1		

c. Buat rangkaian half adder dengan EX-OR seperti pada gb 2



Gb. 2. Half adder

- d. Aturlah keadaan logic dari kedua inputnya A dan B sesuai dengan table kebenaran dan catat keadaan outputnya.
- e. Buatlah angkaian half adder dengan menggunakan IC 7404, 7408 dan 7432
- f. Buat rangkaian full adder seperti pada gambar 3



Gb. 3. Full adder

g. Aturlah keadaan logic dari kedua inputnya A, B dan Carry In sesuai dengan table kebenaran dan catat keadaan outputnya.

	Masukan			Keluaran	
	A	B	Carry In	Carry out	Sum
0	0	0			
0	0	1			
0	1	0			
0	1	1			
1	0	0			
1	0	1			
1	1	0			
1	1	1			



**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA  
LAB SHEET PRAKTIK TEKNIK DIGITAL**

Semester 2

Aritmetika

200 menit

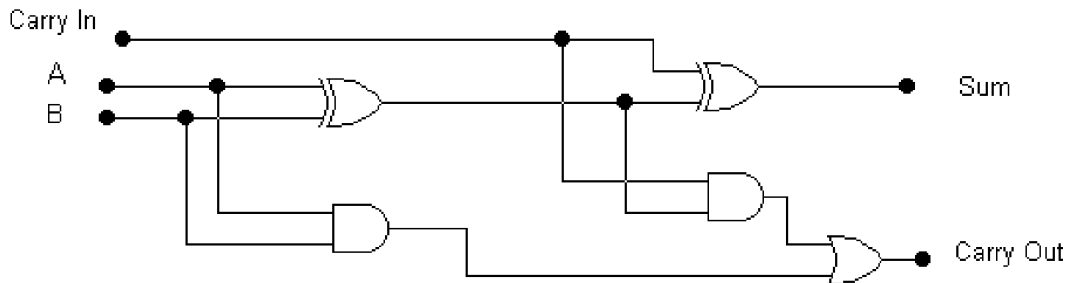
No. LST/PTE/EKA6211/04

Revisi: 00

Tgl: 8 September 2015

Page 4 of 4

h. Buat rangkaian full adder seperti pada gambar 4



Gambar 4. Full adder

i. Aturlah keadaan logic dari kedua inputnya A, B dan Carry In sesuai dengan table kebenaran dan catat keadaan outputnya.

**7. Bahan Diskusi :**

- a. Buat dan lakukan uji rangkaian untuk penjumlah 2 bit, serta gunakan gerbang-gerbang "primitif" dan gerbang "macro."
- b. Simpan file-file saudara untuk dievaluasi lebih lanjut.

**8. Lampiran :**

**DATA PRAKTIKUM**

Dibuat oleh :	Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta	Diperiksa oleh :
---------------	--	------------------



<b>FAKULTAS TEKNIK</b>			
<b>UNIVERSITAS NEGERI YOGYAKARTA</b>			
<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>			
Semester 2	Subtractor		200 menit
No. LST/PTE/EKA6211/05	Revisi: 00	Tgl: 8 September 2015	Page <b>1</b> of <b>5</b>

### 1. Kompetensi

Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam memahami operasi dasar dari rangkaian subtractor

### 2. Sub Kompetensi :

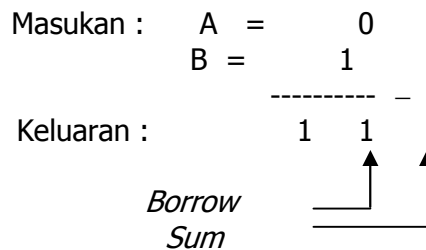
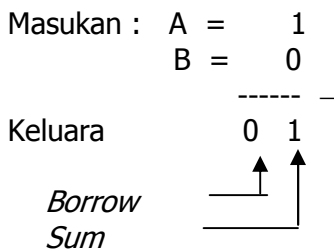
Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain, dalam hal-hal berikut ini:

- Merangkai dan menjelaskan cara kerja rangkaian *half subtractor*
- Merangkai dan menjelaskan cara kerja *full subtractor*.

### 3. Dasar Teori ;

#### Half Subtractor

Half subtractor adalah suatu rangkaian yang dapat digunakan untuk melakukan operasi pengurangan data-data bilangan biner hingga 1 bit saja. Half subtractor mempunyai karakteristik : 2 masukan yaitu input A dan B serta 2 keluaran yaitu Summary (Sum) dan Borrow. Pada contoh berikut, input B sebagai bilangan pengurangnya dan input A sebagai bilangan yang dikurang.



Persamaan Logikanya adalah :

$$\text{Sum} = (A' \cdot B) + (A \cdot B')$$

serta

$$\text{Borrow} = A' \cdot B$$

Dimana A dan B merupakan data-data Input.

#### Full Subtractor

Rangkaian full subtractor digunakan untuk melakukan operasi pengurangan bilangan biner yang lebih dari 1 bit. Dengan 3 terminal input yang dimilikinya yaitu A, B, serta terminal Borrow input dan 2 terminal output yaitu Sum dan Borrow out.

Dibuat oleh :	Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta	Diperiksa oleh :
---------------	--	------------------



#### 4. Alat/Instrument/Aparatus/Bahan

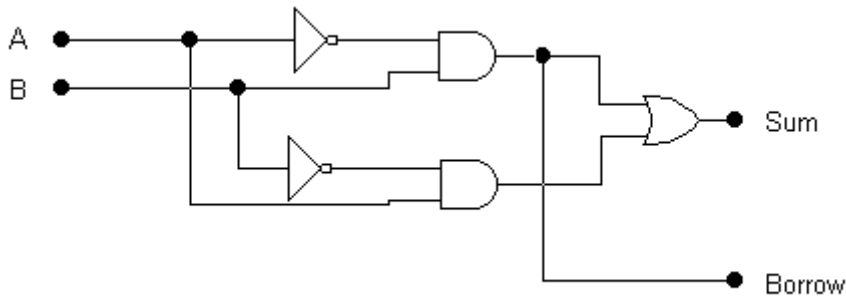
1. Unit Komputer / Note book
2. Program EWB

#### 5. Keselamatan Kerja

- a. Pastikan semua instalasi perangkat keras antar bagian-bagian komputer sudah tersambung dengan benar.
- b. Hidupkan komputer, tunggu sampai semua perangkat lunak aktif.
- c. Aktifkan program EWB, dan anda siap untuk merangkai rangkaian logika dan melakukan simulasi

#### 6. Langkah Kerja

- a. Buat rangkaian half subtractor seperti pada gambar 1

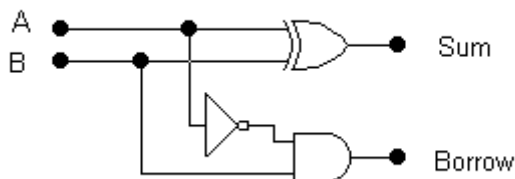


Gb. 1. Half subtractor

- b. Aturlah keadaan logic dari kedua inputnya A dan B sesuai dengan table kebenaran dan catat keadaan outputnya.

Masukan		Keluaran	
A	B	Borrow out	Sum
0	0		
0	1		
1	0		
1	1		

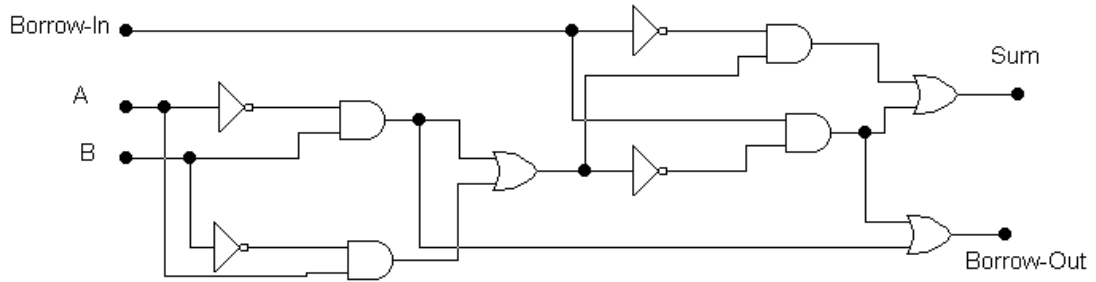
- c. Buat rangkaian half subtractor seperti pada gambar 2



Gb. 2. Half subtractor



- d. Aturlah keadaan logic dari kedua inputnya A dan B sesuai dengan table kebenaran dan catat keadaan outputnya.
- e. Buat rangkaian full subtractor seperti pada gambar 3

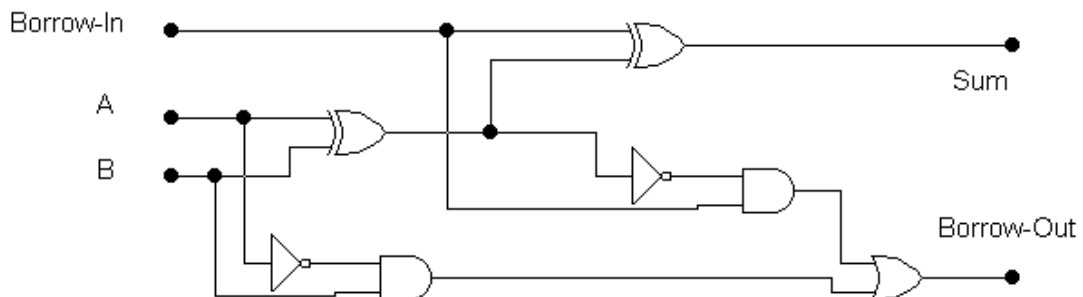


Gambar 3. Full Subtractor

- f. Aturlah keadaan logic dari kedua inputnya A, B dan Borrow In sesuai dengan table kebenaran dan catat keadaan outputnya.

Masukan			Keluaran	
A	B	Borrow In	Borrow- out	Sum
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

- g. Buat rangkaian full subtractor seperti pada gambar 4



Gb. 4. Full subtractor





- h. Aturlah keadaan logic dari kedua inputnya A, B dan Borrow In sesuai dengan table kebenaran dan catat keadaan outputnya.

#### **Full Adder-Full Subtractor 4 bit**

- Sambungkan kontrol Add/Sub dengan terminal GND (ground) untuk logika rendah, serta sambungkan kontrol Add/Sub dengan tegangan + 5 Volt untuk logika tinggi. Jika control Add/Sub berlogika rendah maka rangk berfungsi sebagai penjumlah, dan jika berlogika tinggi maka rangk berfungsi sebagai pengurang.
- A<sub>0</sub> merupakan masukan untuk bit terendah, demikian pula B<sub>0</sub> merupakan masukan untuk bit terendah. Sedangkan Keluaran Sum (  $\Sigma$  ) S<sub>0</sub> merupakan keluaran untuk Bit terendah.
- Keluaran Sum (  $\Sigma$  ) dapat saudara amati dengan display 7-segmen.
- Catat dan amati serta bagaimana pola keluaran terhadap setiap perubahan masukan.

Tabel 4.

Input A	Input B	Carry-Out	Sum
7	3		
8	6		
9	7		
C	2		
3	7		
6	8		
D	6		



**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA  
LAB SHEET PRAKTIK TEKNIK DIGITAL**

Semester 2

Subtractor

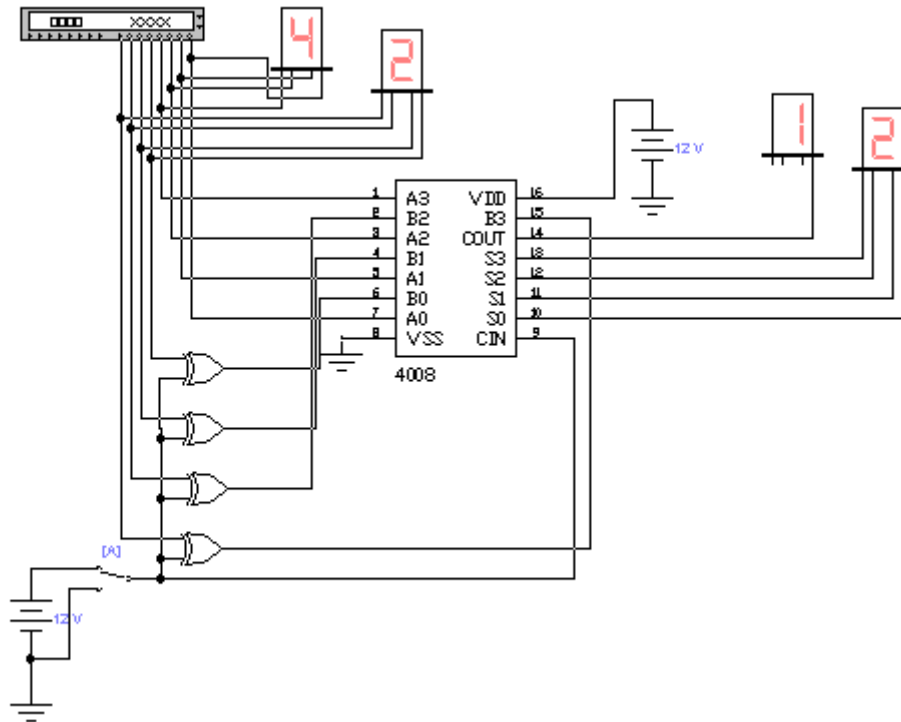
200 menit

No. LST/PTE/EKA6211/05

Revisi: 00

Tgl: 8 September 2015

Page **5** of **5**



Gambar 5. Full adder-full subtractor 4 bit

**7. Bahan Diskusi :**

Rancanglah rangkaian subtractor 8 bit

**8. Lampiran :**

Data Lampiran

Dibuat oleh :

Dilarang memperbanyak sebagian atau seluruh isi dokumen  
tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta

Diperiksa oleh :



### 1. Kompetensi

Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam memahami operasi dasar rangkaian Flip-Flop

### 2. Sub Kompetensi :

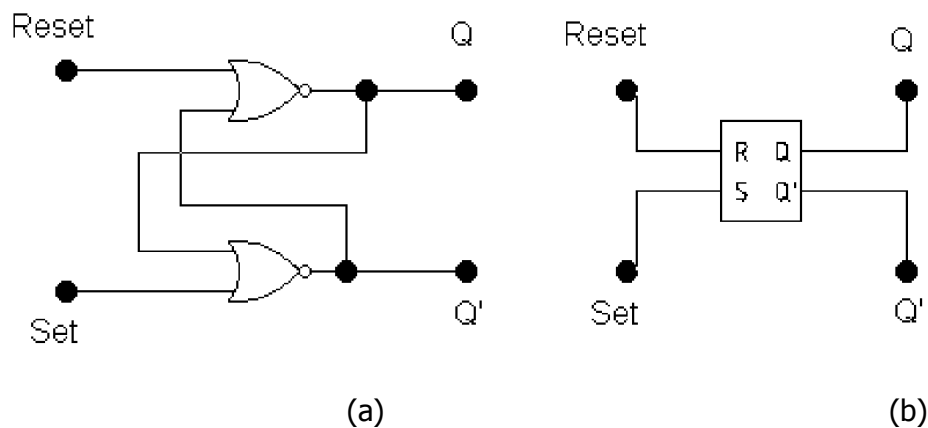
Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain, dalam hal-hal berikut ini:

- Cara kerja *Set Reset* (SR) Flip-flop.
- Cara kerja JK Flip-flop.

### 3. Dasar Teori

#### **SR Flip-flop :**

Komponen ini mempunyai 2 masukan, yaitu Set S dan Reset R, serta dua keluaran Q dan Q'. Seperti ditunjukkan dalam gambar 1 berikut.



Gambar 1. (a) RS FF disusun dari gerbang NOR (b) Blok diagram RS FF

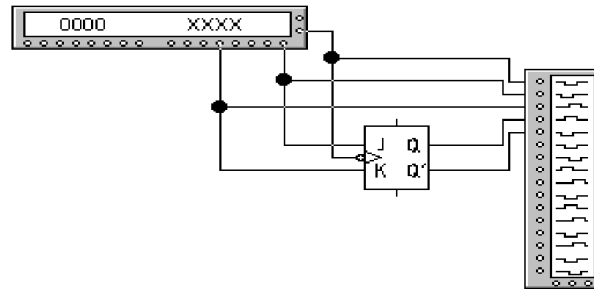
Berdasarkan gambar 1 di atas, Tabel Kebenaran SR FF adalah :

Set	Reset	Keluaran FF
0	0	Q
1	0	Q = 1; Q' = 0
0	1	Q = 0; Q' = 1
1	1	Tak Tentu



### JK Flip-flop :

Komponen ini mempunyai 3 buah masukan, yaitu S, K, dan Clock, serta dua keluaran Q dan Q'. Seperti ditunjukkan dalam gambar 2 berikut.



**Gambar 2.** Blok Diagram JK FF (dengan *Word generator* dan *Logic Analyzer*)

Berdasarkan gambar 2 di atas, Tabel Kebenaran JK FF adalah :

J	K	Keluaran FF
0	0	Q
1	0	Q = 1; Q' = 0
0	1	Q = 0; Q' = 1
1	1	Q'

#### 4. **Alat/Instrument/Aparatus/Bahan**

1. Unit Komputer / Note book
2. Program EWB

#### 5. **Keselamatan Kerja**

- a. Pastikan semua instalasi perangkat keras antar bagian-bagian komputer sudah tersambung dengan benar.
- b. Hidupkan komputer, tunggu sampai semua perangkat lunak aktif.
- c. Aktifkan program EWB, dan anda siap untuk merangkai rangkaian logika dan melakukan simulasi

#### 6. **Langkah Kerja**

- a. Uji Gambar 1 di atas, dengan menggunakan word generator sebagai masukan dan logic analyzer dan atau Osilloscope sebagai keluaran.
- b. Atur pola word generator seperti pada tabel kebenaran untuk SR FF.
- c. Amati dan catat setiap variasi masukan terhadap pola keluaran.
- d. Ulangi langkah 1 s/d 3 untuk uji gambar 2
- e. Untuk pengembangan, buatlah rangkaian JK Flip-Flop dengan menggunakan IC 7476.



<b>FAKULTAS TEKNIK</b>			
<b>UNIVERSITAS NEGERI YOGYAKARTA</b>			
<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>			
Semester 2	Flip-Flop (1)		200 menit
No. LST/PTE/EKA6211/06	Revisi: 00	Tgl: 8 September 2015	Page <b>3</b> of <b>3</b>

**7. Bahan Diskusi :**

- Bagaimanakah sifat dari masing-masing Flip-Flop.
- Buat "catatan kecil" yang berkaitan dengan materi praktikum ini.
- Cetak hasil percobaan anda, sertakan pola masukan dan keluaran yang ditunjukkan oleh *Word generator* dan *Logic analyzer* (buat satu *cycle* saja).

**8. Lampiran :**

Data Praktikum

Dibuat oleh :	Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta	Diperiksa oleh :
---------------	--	------------------



<b>FAKULTAS TEKNIK</b>			
<b>UNIVERSITAS NEGERI YOGYAKARTA</b>			
<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>			
Semester 2	Flip-Flop (2)		200 menit
No. LST/PTE/EKA6211/07	Revisi: 00	Tgl: 8 September 2015	Page <b>1</b> of <b>3</b>

### 1. Kompetensi

Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam memahami operasi dasar rangkaian Flip-Flop

### 2. Sub Kompetensi :

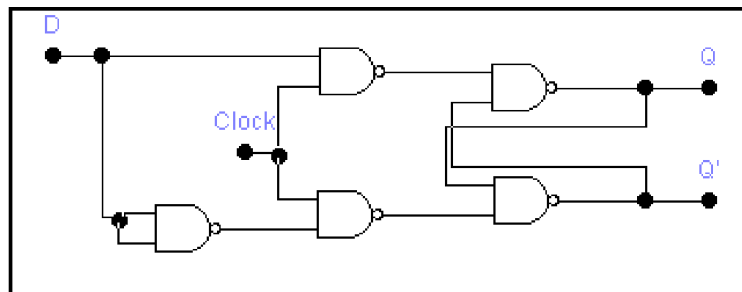
Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain, dalam hal-hal berikut ini:

- Cara kerja D Flip-flop.
- Cara kerja T Flip-flop.

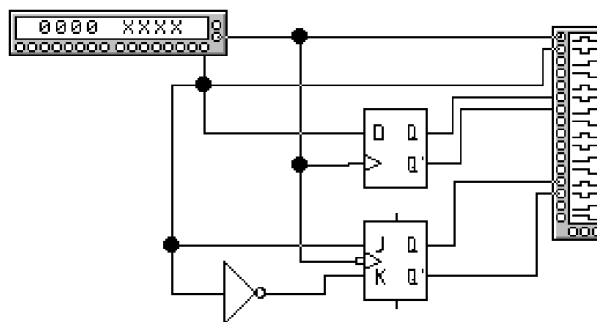
### 3. Dasar Teori

#### D Flip-flop :

Perbedaan mendasar D FF dengan SR FF dan JK FF terletak pada jumlah masukannya. Komponen ini dapat dibangun dari modifikasi komponen : *Clocked* SR FF atau JK FF yang masing-masing masukan pada R atau K di-invers terlebih dahulu. Atau juga dapat disusun dari gerbang NAND. Untuk DFF yang disusun dari gerbang NAND ditunjukkan dalam gambar 3 (a) dan D FF yang disusun dari JK FF ditunjukkan dalam gambar 3 (b).



(a)



(b)

**Gambar 1.** (a) D FF disusun dari Nand Gate  
(b) D FF dan DFF yang disusun dari JK FF

Dibuat oleh :	Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta	Diperiksa oleh :
---------------	--	------------------



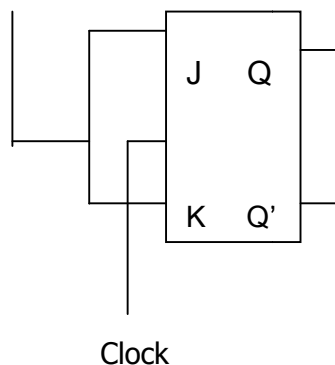
Dengan cara yang relatif sama, saudara dapat menyusun D FF dari Clocked SR FF. Keluaran dari D FF ditunjukkan dalam tabel berikut :

Masukan	Keluaran	
	Q	Q'
0	0	1
1	1	0

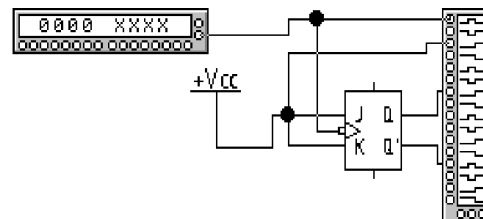
### T Flip-flop :

T FF dapat dibentuk dari modifikasi *Clocked* SR FF, D FF, maupun JK FF. Pada gambar di bawah ditunjukkan modifikasi JK FF yang digunakan sebagai T FF. Masukan J dan K pada JK FF dihubungkan dengan logika "1" atau dalam praktek dihubungkan dengan VCC +5 Volt, sedangkan sebagai masukan T FF adalah *clock* pada JK FF.

Logic 1



(a)



(b)

**Gambar 2.** T FF yang dibangun dari JK FF

Keluaran Q pada gambar 2 akan diperoleh sinyal sebesar separuh dari pulsa masukan pada masukan T dalam T FF.

#### 4. Alat/Instrument/Aparatus/Bahan

1. Unit Komputer / Note book
2. Program EWB

#### 5. Keselamatan Kerja

- a. Pastikan semua instalasi perangkat keras antar bagian-bagian komputer sudah tersambung dengan benar.
- b. Hidupkan komputer, tunggu sampai semua perangkat lunak aktif.
- c. Aktifkan program EWB, dan anda siap untuk merangkai rangkaian logika dan melakukan simulasi



<b>FAKULTAS TEKNIK</b>			
<b>UNIVERSITAS NEGERI YOGYAKARTA</b>			
<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>			
Semester 2	Flip-Flop (2)		200 menit
No. LST/PTE/EKA6211/07	Revisi: 00	Tgl: 8 September 2015	Page <b>3</b> of <b>3</b>

## 6. Langkah Kerja

- a. Uji Gambar 1 di atas, dengan menggunakan word generator sebagai masukan dan logic analyzer dan atau Osilloscope sebagai keluaran.
- b. Atur pola word generator seperti pada tabel kebenaran untuk D FF.
- c. Amati dan catat setiap variasi masukan terhadap pola keluaran.
- d. Ulangi langkah 1 s/d 3 untuk uji gambar 2.
- e. Untuk pengembangan, buatlah rangkaian D Flip-Flop dengan menggunakan IC 7474

## 7. Bahan Diskusi :

- Bagaimanakah sifat dari masing-masing Flip-Flop.
- Buat "catatan kecil" yang berkaitan dengan materi praktikum ini.
- Cetak hasil percobaan anda, sertakan pola masukan dan keluaran yang ditunjukkan oleh *Word generator* dan *Logic analyzer* (buat satu *cycle* saja).

## 8. Lampiran :

Data Pratikum

Dibuat oleh :	Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta	Diperiksa oleh :
---------------	--	------------------





<b>FAKULTAS TEKNIK</b>			
<b>UNIVERSITAS NEGERI YOGYAKARTA</b>			
<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>			
Semester 2	COUNTER ASYNCHRONOUS		200 menit
No. LST/PTE/EKA6211/08	Revisi: 00	Tgl: 8 September 2015	Page <b>1</b> of <b>4</b>

**1. Kompetensi**

Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam memahami sifat dan cara kerja Counter Asynchronous.

**2. Sub Kompetensi :**

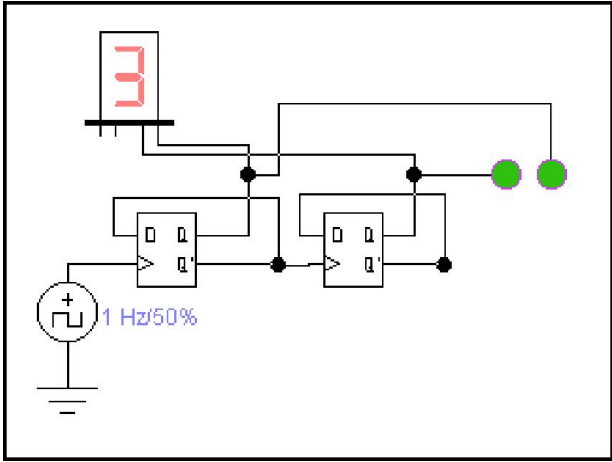
Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain, dalam hal-hal mengkaji prinsip kerja dari berikut ini:

- a. Counter Asynchronous modulo-4.
  - b. Counter Asynchronous modulo-8.
  - c. Counter Asynchronous modulo-16.
- Yang tersusun dari D Flip-Flop dan JK Flip-Flop

**3. Dasar Teori ;**

Prosedur analisis untuk rangkaian sekuensial setidak-tidaknya memuat hal-hal : penentuan rangkaian logika (jika diketahui terlebih dahulu), menurunkan persamaan eksitasi, membuat tabel *Present state* dan *Next state*, membuat *state diagram*, serta menurunkan *timing diagram*.

Perhatikan gambar 1 yang merupakan rangkaian counter Asynchronous modulo-4. Dari hal pertama yang dikemukakan di atas didapatkan persamaan eksitasi :



**Gambar 1.** Counter Asynchronous modulo-4

$$Q0 \text{ (next)} = D0 = Q0' \text{ ..... (1)}$$

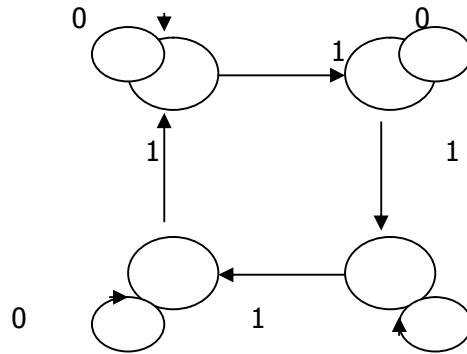
$$Q1 \text{ (next)} = D1 = Q1' \text{ ..... (2)}$$



Sedangkan tabel *present state* dan *next state* adalah :

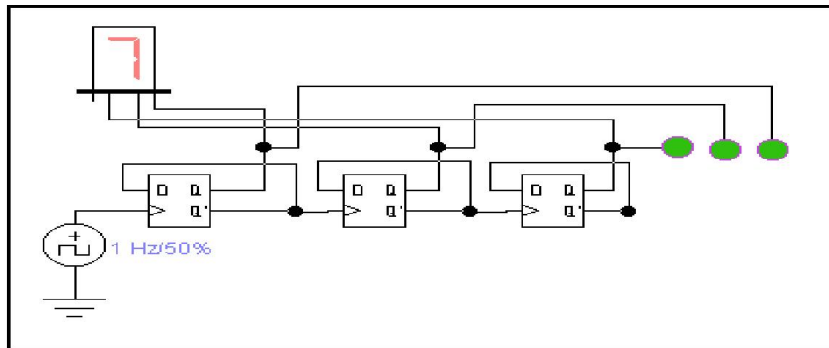
Present State		Next State	
Q1	Q0	Clock=0	Clock=1
0	0	0 0	0 1
0	1	0 1	1 0
1	0	1 0	1 1
1	1	1 1	0 0

*State diagram* dari gambar 1 tersebut di atas adalah

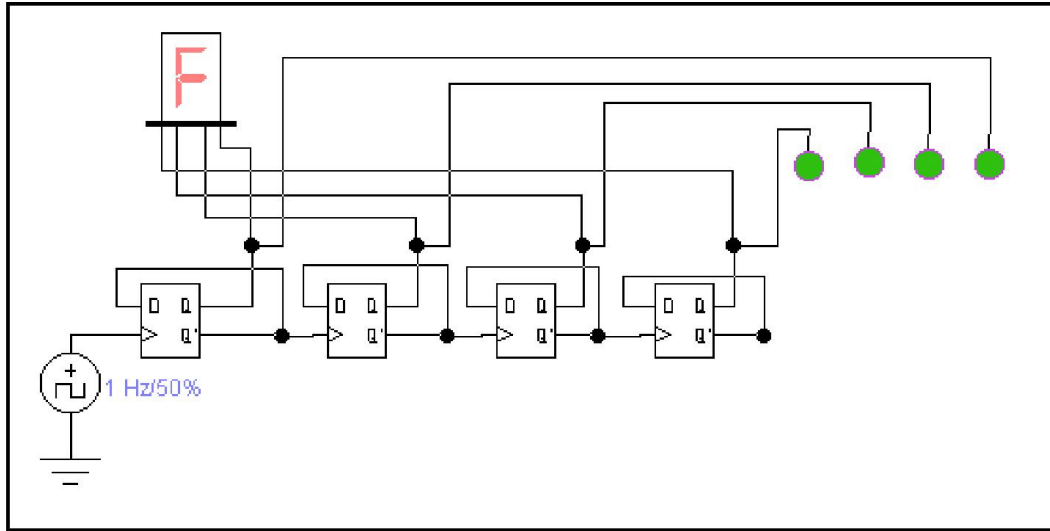


**Gambar 2**  
*State diagram* tabel 1

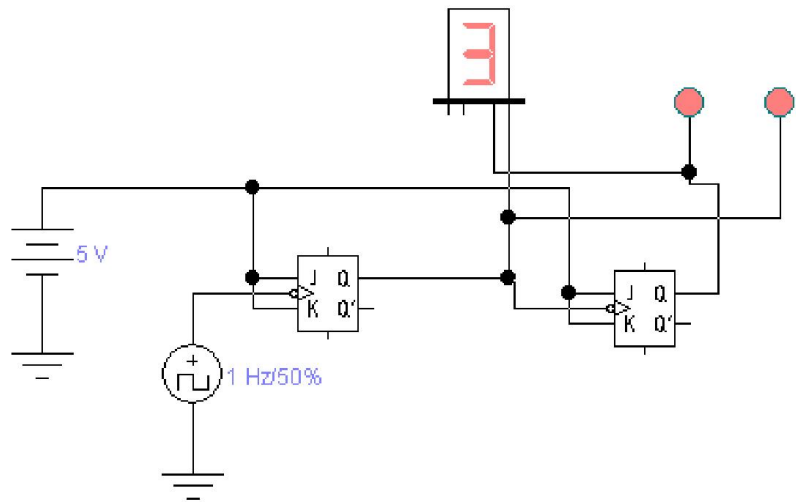
Dengan bantuan *logic analyzer* didapatkan *timing diagram* dari *counter* gambar.1  
 Dari gambar 1 di atas dapat dikembangkan untuk *counter* Asynchronous modulo-8, modulo-16 dan seterusnya. Dengan cara yang relatif sama dapat diketahui persamaan eksitasi, tabel *present state* dan *next state*, *state diagram*, serta *timing diagram*. Pada gambar 3 ditunjukkan *counter* Asynchronous modulo-8 dan gambar 4 ditunjukkan *counter* Asynchronous modulo-16 masing-masing dengan D FF sebagai komponen dasarnya.



**Gambar 3.** *Counter* Asynchronous modulo-8



**Gambar 4.** Counter Asynchronous Modulo-16



**Gambar 5.** Counter Asynchronous modulo- 4 dari JK FF

**4. Alat/Instrument/Aparatus/Bahan**

- a. Unit Komputer
- b. Program EWB/Proteus



<b>FAKULTAS TEKNIK</b>		
<b>UNIVERSITAS NEGERI YOGYAKARTA</b>		
<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>		
Semester 2	COUNTER ASYNCHRONOUS	200 menit
No. LST/PTE/EKA6211/08	Revisi: 00	Tgl: 8 September 2015
		Page <b>4</b> of <b>4</b>

#### 5. Langkah Kerja

- a. Buatlah rangkaian seperti gambar 1.
- b. Uji Gambar 1. Masukan Clock dapat saudara ganti dengan *word generator* jika saudara ingin mengamati per step.
- c. Amati dan catat setiap variasi masukan terhadap pola keluaran.
- d. Keluaran pada *Red Probe* dapat saudara tambah dengan *logic analyzer* untuk mengetahui *timing diagram*
- e. Ulangi langkah a - c untuk uji gambar 3, 4 dan 5. Buat tabel *present state* dan *next state*, serta *state diagram*.
- f. Buat "catatan kecil" yang berkaitan dengan materi praktikum ini.
- g. Cetak hasil percobaan anda, untuk masing-masing *counter*.

#### 7. Bahan Diskusi :

- a. Buat State diagram counter Asynchronous modulo-16.
- b. Rancanglah counter Asynchronous untuk. modulo 8 dan modulo 16 yang tersusun dari JK Flip-Flop
- c. Rancanglah counter asynchronous modulo- 8 arah turun (down counter)

#### 8. Lampiran :

Data Praktikum

Dibuat oleh :	Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta	Diperiksa oleh :
---------------	--	------------------



### 1. Kompetensi

Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam memahami sifat dan cara kerja Counter Synchronous.

### 2. Sub Kompetensi :

Mahasiswa diharapkan dapat mengkaji prinsip kerja dari

- a. Counter Synchronous modulo-4.
- b. Counter Synchronous modulo-8.

Yang tersusun dari D Flip-Flop dan JK Flip-Flop

### 3. Dasar Teori ;

Counter synchronous bekerja secara serempak atau bersamaan , waktu yang dibutuhkan untuk melakukan pencacahan lebih cepat dibandingkan dengan counter asynchronous. Prosedur atau langkah-langkah perancangan lebih rumit jika dibandingkan dengan counter asynchronous.

Langkah – langkah perancangan :

1. Buat state diagram dari counter yang akan dirancang
2. Buat table present state dan next state
3. Buat persamaan eksitasi dari masing-masing input.
4. Gambar rangkaian sesuai dengan persamaan no. 3.

Tabel Eksitasi

Present State		Next State					
QB	QA	QB	QA	JB	KB	JA	KA
0	0	0	1	0	0/1	1	0/1
0	1	1	0	1	0/1	0/1	1
1	0	1	1	0/1	0	1	0/1
1	1	0	0	0/1	1	0/1	1

### 4. Alat/Instrument/Aparatus/Bahan

- a. Unit Komputer
- b. Program EWB

### 5. Langkah Kerja

- a. Buatlah rangkaian up counter dan down counter synchronous modulo 4 dari JK Flip Flop! (sesuai langkah-langkah perancangan)
- b. Amati dan catat setiap variasi masukan terhadap pola keluaran!
- c. Sambungkan output dengan logic analyzer untuk mendapatkan timing diagram!
- d. Ulangi langkah 1 s.d. 3 untuk menguji rangkaian modulo 8 dari JK Flip Flop!
- e. Buatlah Present State, Next State, dan State Diagram untuk masing-masing rangkaian!



**Langkah Kerja      UP COUNTER modulo-4 dari rangkaian sinkron**

a. Tentukan:

[n merupakan jumlah FF yang dipakai]

1) jumlah FF (n) dengan formula  $\rightarrow 2^{n-1} < \text{modulo} \leq 2^n$

$2^{n-1} < 4 \leq 2^n \rightarrow n = 2$ , sehingga ada 2 flip-flop

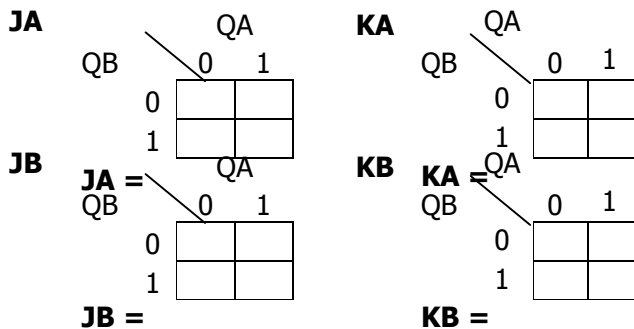
2) nilai bilangan tertinggi:  $2^n - 1 = 2^2 - 1 = 3$

3) jumlah variasi:  $2^n = 2^2 = 4$ , 00; 01; 10; 11

b. Buatlah tabel transisi sesuai dengan kode bilangan dan jumlah FF nya (up counter modulo 4)

Present state			Next state			B		A	
	QB	QA		QB'	QA'	J	K	J	K
0	0	0	1	0	1				
1	0	1	2	1	0				
2	1	0	3	1	1				
3	1	1	0	0	0				

c. Menentukan formula masukkan masing masing flip-flop dengan menggunakan metode minimalisasi



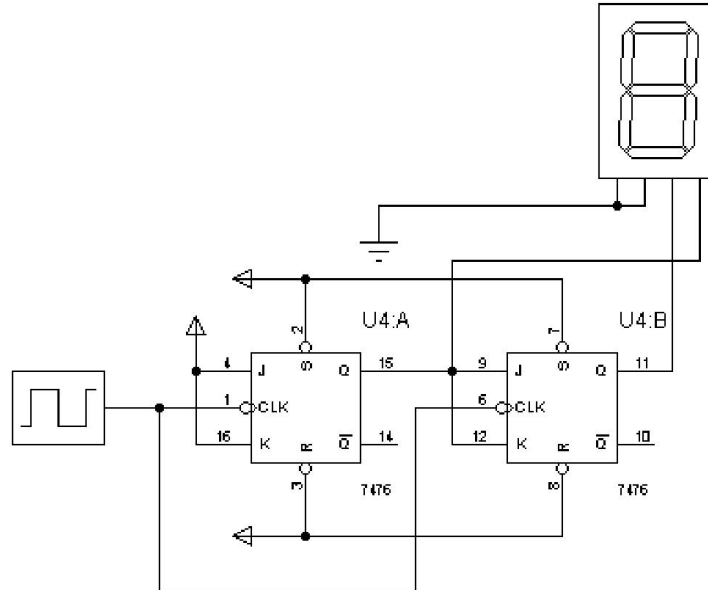
d. Mengimplementasikan ke dalam rangkaian!



**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA  
LAB SHEET PRAKTIK TEKNIK DIGITAL**

Semester 2	COUNTER SYNCHRONOUS	200 menit
No. LST/PTE/EKA6211/09	Revisi: 00	Tgl: 8 September 2015

Page **3** of **3**



- e. Buatlah tabel kebenaran dan timing diagramnya (timing diagram bisa manual dan melalui oscilloscope)!
- f. Buatlah rangkaian yang sudah disusun menjadi rangkaian down counter modulo 4! Jelaskan!

**7. Bahan Diskusi :**

Buatlah rangkaian yang sudah disusun menjadi rangkaian down counter modulo 4! Jelaskan!

**8. Lampiran :**



<b>FAKULTAS TEKNIK</b> <b>UNIVERSITAS NEGERI YOGYAKARTA</b> <b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>			
Semester 2	COUNTER SYNCHRONOUS		200 menit
No. LST/PTE/EKA6211/10	Revisi: 00	Tgl: 8 September 2015	Page <b>1</b> of <b>3</b>

### 1. Kompetensi

Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam memahami sifat dan cara kerja Counter Synchronous.

### 2. Sub Kompetensi :

Mahasiswa diharapkan dapat mengkaji prinsip kerja dari

- a. Counter Synchronous modulo-10.
- b. Counter Synchronous modulo-16.

### 3. Dasar Teori ;

Counter synchronous bekerja secara serempak atau bersamaan , waktu yang dibutuhkan untuk melakukan pencacahan lebih cepat dibandingkan dengan counter asynchronous. Prosedur atau langkah-langkah perancangan lebih rumit jika dibandingkan dengan counter asynchronous.

Langkah – langkah perancangan :

1. Buat state diagram dari counter yang akan dirancang
2. Buat table present state dan next state
3. Buat persamaan eksitasi dari masing-masing input.
4. Gambar rangkaian sesuai dengan persamaan no. 3.

Tabel Eksitasi

Present State		Next State					
QB	QA	QB	QA	JB	KB	JA	KA
0	0	0	1	0	0/1	1	0/1
0	1	1	0	1	0/1	0/1	1
1	0	1	1	0/1	0	1	0/1
1	1	0	0	0/1	1	0/1	1

### 4. Alat/Instrument/Aparatus/Bahan

- a. Unit Komputer
- b. Program EWB

### 5. Langkah Kerja

- a. Buatlah rangkaian up counter dan down counter synchronous modulo 10 dari JK Flip Flop! (sesuai langkah-langkah perancangan)
- b. Amati dan catat setiap variasi masukan terhadap pola keluaran!
- c. Sambungkan output dengan logic analyzer untuk mendapatkan timing diagram!
- d. Ulangi langkah 1 s.d. 3 untuk menguji rangkaian modulo 16 dari JK Flip Flop!
- e. Buatlah Present State, Next State, dan State Diagram untuk masing-masing rangkaian!

Dibuat oleh :	Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta	Diperiksa oleh :
---------------	--	------------------





**Langkah Kerja      UP COUNTER modulo-10 dari rangkaian sinkron**

- a. Tentukan:  
[n merupakan jumlah FF yang dipakai] jumlah FF (n)
- b. Buatlah tabel transisi sesuai dengan kode bilangan dan jumlah FF nya (up counter modulo 4)
- c. Menentukan formula masukkan masing masing flip-flop dengan menggunakan metode minimalisasi

**Peta Karnaugh**

**J0**

		B1 B0			
		00	01	11	10
B3B2	00				
	01				
	11				
	10				

**K0**

		B1 B0			
		00	01	11	10
B3B2	00				
	01				
	11				
	10				

**J1**

		B1 B0			
		00	01	11	10
B3B2	00				
	01				
	11				
	10				

**K1**

		B1 B0			
		00	01	11	10
B3B2	00				
	01				
	11				
	10				

**J2**

		B1 B0			
		00	01	11	10
B3B2	00				
	01				
	11				
	10				

**K2**

		B1 B0			
		00	01	11	10
B3B2	00				
	01				
	11				
	10				

**J3**

		B1 B0			
		00	01	11	10
B3B2	00				
	01				
	11				
	10				

**K3**

		B1 B0			
		00	01	11	10
B3B2	00				
	01				
	11				
	10				

**J0 =**  
**J1 =**  
**J2 =**

**K0 =**  
**K1 =**  
**K2 =**

**J3 =**

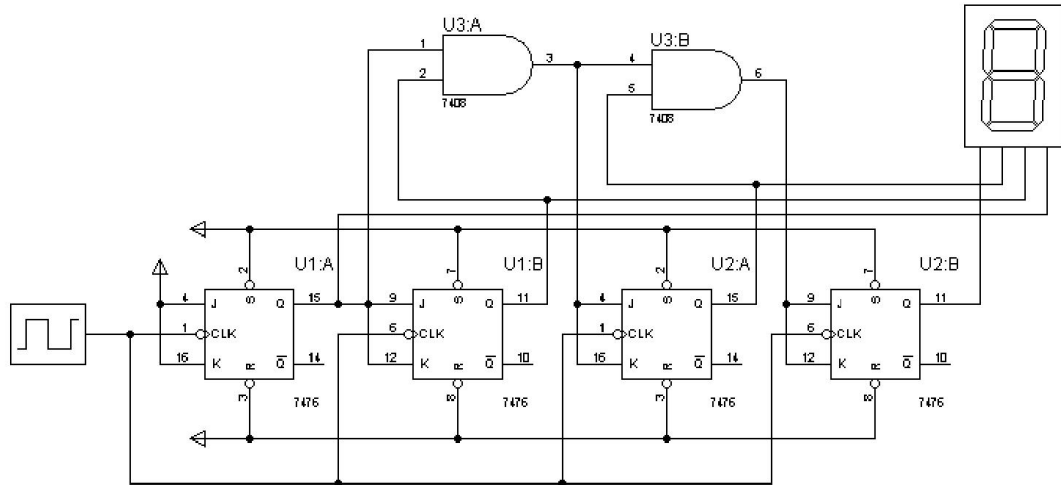
**K3 =**



**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA  
LAB SHEET PRAKTIK TEKNIK DIGITAL**

Semester 2	COUNTER SYNCHRONOUS	200 menit
No. LST/PTE/EKA6211/10	Revisi: 00	Tgl: 8 September 2015
		Page <b>3</b> of <b>3</b>

d. Mengimplementasikan ke dalam rangkaian!




e. Buatlah tabel kebenaran dan timing diagramnya (timing diagram bisa manual dan melalui oscilloscope)!

**7. Bahan Diskusi :**

Buatlah rangkaian yang sudah disusun menjadi rangkaian down counter modulo 10 dan modulo 16! Jelaskan!

**8. Lampiran :**

Langkah membuat rangkaian sinkronus modulo 10 dan 16

	<b>FAKULTAS TEKNIK</b>		
	<b>UNIVERSITAS NEGERI YOGYAKARTA</b>		
	<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>		
	Semester 2	Shift Register	200 menit
No. LST/PTE/EKA6211/11	Revisi: 00	Tgl: 8 September 2015	Page <b>1</b> of <b>4</b>

### 1. Kompetensi

Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam memahami Shift Register.

### 2. Sub Kompetensi

Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain, dalam hal-hal berikut ini:

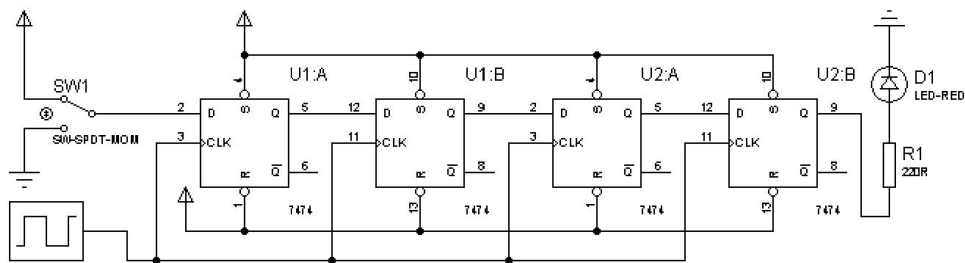
- a. memahami SISO
- b. memahami SIPO
- c. memahami PISO
- d. memahami PIPO
- e. memahami ring counter
- f. memahami johnson counter
- g. membuat rangkaian register dengan berbagai IC register

### 3. Alat dan bahan

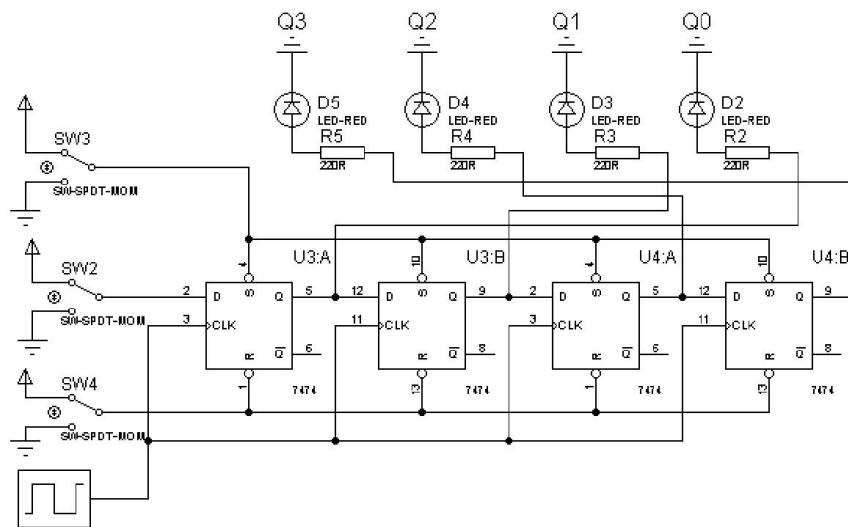
- a. Unit Komputer / Laptop
- b. Software EWB/Proteus

### 4. Langkah Kerja

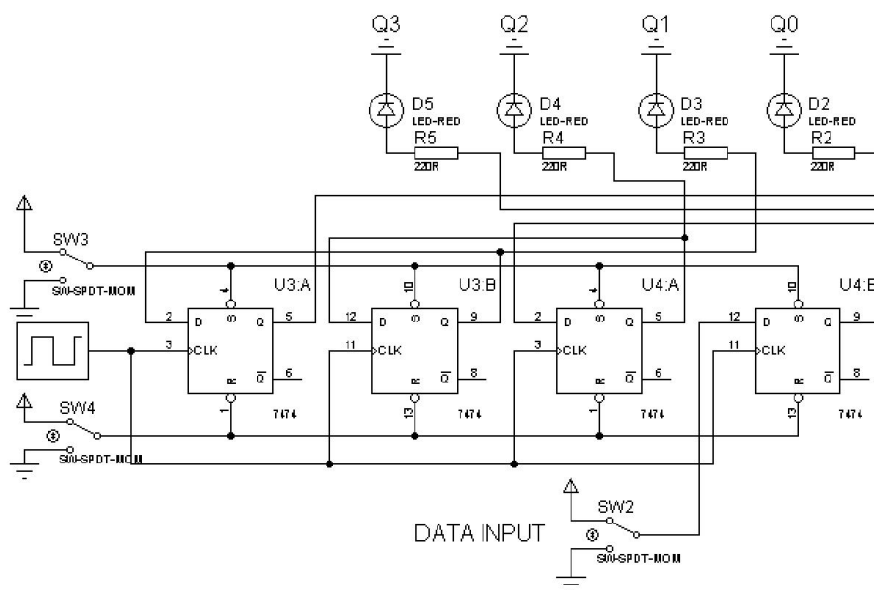
- a. Bukalah software EWB/Proteus
- b. Buatlah kelima gambar rangkaian berikut ini!



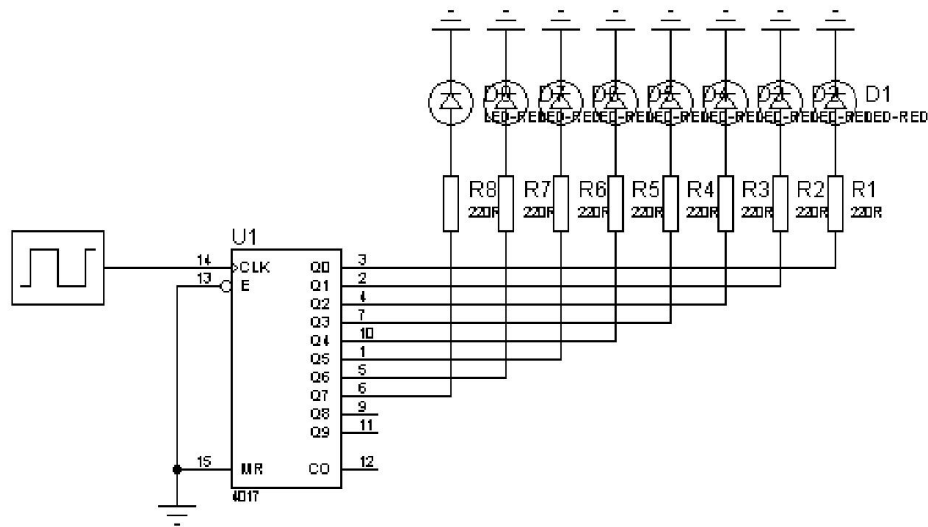
Gambar1. Rangkaian register SISO



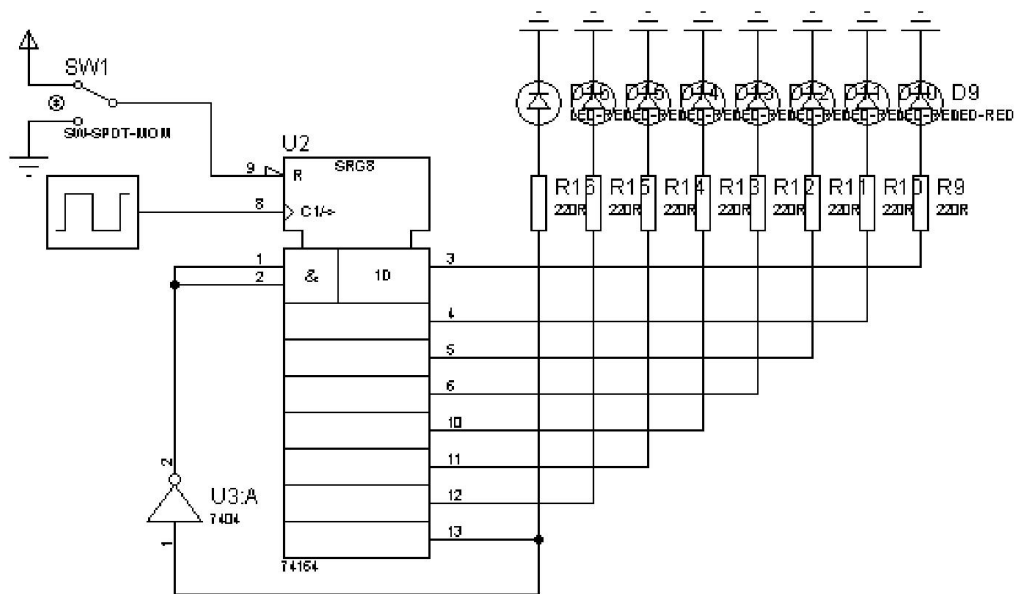
Gambar2. Rangkaian register SIPO (kiri)



Gambar3. Rangkaian register SIPO (kanan)



Gambar4. Rangkaian ring counter



Gambar5. Rangkaian johnson counter

- c. Dari kelima rangkaian tersebut buatlah tabel kebenaran yang menunjukkan pergeseran data! Perhatikan jenis clock (low/high), lalu jelaskan pengaruhnya!

## 5. TUGAS DISKUSI

1. Buatlah agar setelah data terakhir terdapat pergantian data untuk gambar rangkaian 2 dan 3 (1111000011110000, dst)!
2. Buatlah rangkaian register dan analisa tabel kebenaran (pergeseran datanya)!



**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA**

**LAB SHEET PRAKTIK TEKNIK DIGITAL**

Semester 2

Shift Register

200 menit

No. LST/PTE/EKA6211/11

Revisi: 00

Tgl: 8 September 2015

Page **4** of **4**

- a. PIPO untuk register buffer dan register buffer terkendali dengan IC pembentuk 74774 dan 74173
- b. PISO dengan IC pembentuk 7474 atau 7476
3. Amati rangkaian penyusun IC 74164! Berikan deskripsi analisa anda!
4. Bagaimana pengaplikasian register dalam kondisi riil?



**1. Kompetensi**

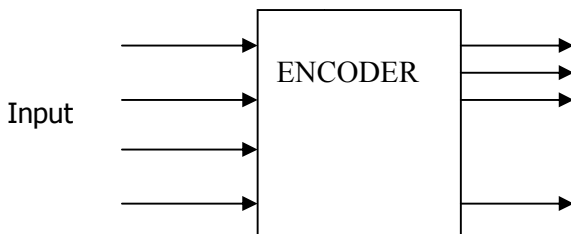
Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam memahami sifat dan cara kerja Encoder

**2. Sub Kompetensi :**

- Mahasiswa diharapkan dapat
  - a. Membuat Rangkaian Encoder Desimal ke Biner
  - b. Membuat rangkaian Encoder switch Desimal ke BCD

**3. Dasar Teori**

Encoder memiliki sejumlah Len-Len input, hanya satu di antaranya yang di aktifkan pada suatu saat tertentu, dan menghasilkan suatu kode output N-Bit, tergantung dari input mana yang diaktifkan.



**4. Alat/Instrument/Aparatus/Bahan**

- a. Unit Komputer
- b. Program EWB

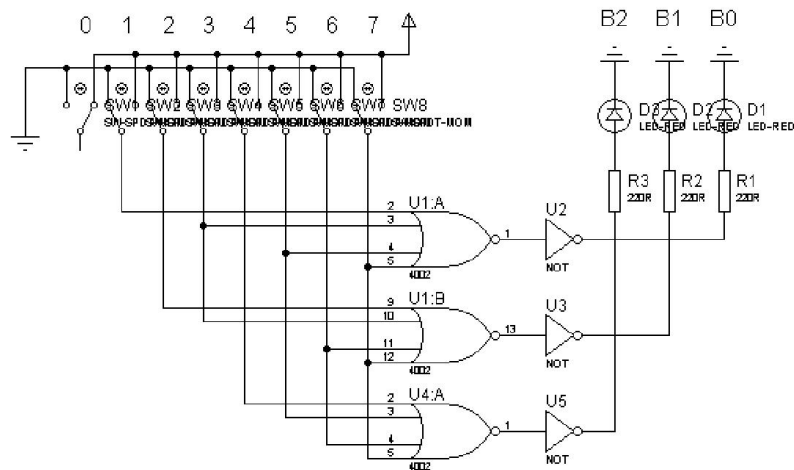
**5. Langkah Kerja**

**ENCODER DESIMEL KE BINER**

- 1. Perhatikan tabel kebenaran berikut ini!

INPUT								OUTPUT			Persamaan logika
0	1	2	3	4	5	6	7	B2	B1	B0	
1	0	0	0	0	0	0	0	0	0	0	$O0 = A1+A3+A5+A7$ $O1 =$ $O2 =$
0	1	0	0	0	0	0	0	0	0	1	
0	0	1	0	0	0	0	0	0	1	0	
0	0	0	1	0	0	0	0	0	1	1	
0	0	0	0	1	0	0	0	1	0	0	
0	0	0	0	0	1	0	0	1	0	1	
0	0	0	0	0	0	1	0	1	1	0	
0	0	0	0	0	0	0	1	1	1	0	
0	0	0	0	0	0	0	1	1	1	1	

- 2. Implementasikan persamaan-persamaan output tersebut menjadi rangkaian logika!



Gambar9. Enkoder desimal ke biner

\*karena keterbatasan library proteus 4input OR dimodifikasi dari 4input NOR dengan output diberi NOT

- Setelah semua rangkaian encoder desimal ke biner tersusun, berikan input masukan dengan input berbeda. Amati hasilnya dan cocokkan dengan tabel!

### ENCODER SWITCH KE BCD

- Perhatikan tabel kebenaran berikut ini!

INPUT										OUTPUT				Persamaan logika
9	8	7	6	5	4	3	2	1	0	D	C	B	A	
1	1	1	1	1	1	1	1	1	0	0	0	0	0	A = B = C = D =
1	1	1	1	1	1	1	1	0	1	0	0	0	1	
1	1	1	1	1	1	1	0	1	1	0	0	1	0	
1	1	1	1	1	1	0	1	1	1	0	0	1	1	
1	1	1	1	1	0	1	1	1	1	0	1	0	0	
1	1	1	1	0	1	1	1	1	1	0	1	0	1	
1	1	1	0	1	1	1	1	1	1	0	1	1	0	
1	1	0	1	1	1	1	1	1	1	0	1	1	1	
1	0	1	1	1	1	1	1	1	1	1	0	0	0	
0	1	1	1	1	1	1	1	1	1	1	0	0	1	

- Implementasikan persamaan-persamaan output tersebut menjadi rangkaian logika! (lakukan sesuai langkah-langkah untuk enkoder desimal ke biner)
- Setelah semua rangkaian encoder tersebut tersusun, berikan input masukan dengan input berbeda. Masukkan hasilnya pada tabel!
- Susunlah rangkaian encoder yang telah tersusun dengan IC 7447 dan seven segmen. Berikan input dan amati hasilnya!

### 7. Bahan Diskusi :

Bagaimana bentuk rangkaian masing-masing Encoder.

### 8. Lampiran

Data Praktik

Dibuat oleh :	Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta	Diperiksa oleh :
---------------	--	------------------





<b>FAKULTAS TEKNIK</b>			
<b>UNIVERSITAS NEGERI YOGYAKARTA</b>			
<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>			
Semester 2	DECODER, IC COUNTER		200 menit
No. LST/PTE/EKA6211/13	Revisi: 00	Tgl: 8 September 2015	Page <b>1</b> of <b>6</b>

### 1. Kompetensi

Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam memahami sifat dan cara kerja Decoder dan IC Counter

### 2. Sub Kompetensi :

- Mahasiswa diharapkan dapat
  - a. Membuat Rangkaian Decoder BCD ke 7-Segmen
  - b. Membuat Rangkaian Decoder BCD ke 7-Segmen dengan IC Decoder TTL 7447
  - c. Merangkai SN 7490 sebagai counter BCD (Pembagi 10)
  - d. Membuat rangkaian 2 digit counter dengan IC SN 7490

### 3. Dasar Teori

IC Counter tersedia dalam bermacam-macam seri antara lain SN 7490, 7492, 7493. Dalam percobaan ini digunakan counter dengan type SN 7490 yang digunakan sebagai counter BCD/Pembagi 10/Decade counter. Counter ini terdiri dari 4 buah JK Flip-Flop. Terminal Reset digunakan untuk mengembalikan semua outputnya ke logic "0".

#### Digit Counter :

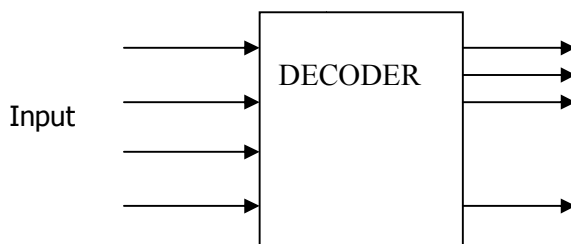
Rangkaian 1 digit counter ini dapat digunakan untuk melakukan perhitungan pulsa-pulsa logic, maksimum penunjukannya adalah 9. Pada pulsa yang ke-10 rangkaian ini dengan sendirinya akan memberikan penunjukkan "0" pada displaynya. Hal yang sama dapat juga dilakukan dengan me Reset rangkaian counter ini.

Rangkaian 2 digit counter ini dapat digunakan untuk melakukan perhitungan pulsa-pulsa logic, maksimum penunjukannya adalah 99. Pada pulsa yang ke-100 rangkaian ini dengan sendirinya akan memberikan penunjukkan 0 0.

Untuk membuat 2 digit counter digunakan 2 unit decade counter yang terhubung secara seri karena input A dari rangkaian decade counter yang kedua mendapat pulsa-pulsa logic dari output D decade counter yang pertama, sehingga untuk setiap 10 pulsa input yang dihitung oleh rangkaian decade counter yang pertama akan memberikan 1 pulsa logic ke input A dari rangkaian decade counter kedua.

#### Decoder

Decoder adalah suatu rangkaian logika yang mengubah suatu kode input biner N-bit menjadi M buah len-len output sedemikian rupa sehingga tiap-tiap len output hanya akan diaktifkan oleh salah satu dari kemungkinan kombinasi-kombinasi input.





**4. Alat/Instrument/Aparatus/Bahan**

- a. Unit Komputer
- b. Program EWB atau Proteus

**5. Langkah Kerja**

**BCD to 7segmen**

1. Buatlah BCD to 7segment dengan terlebih dahulu membuat persamaan dari datasheet IC 7448! \*(0 s.d. 9, sehingga 10 s.d. 15 tidak digunakan)

DECIMAL OR FUNCTION	INPUTS						OUTPUTS							NOTE
	LT	RBI	D	C	B	A	BI/RBO	a	b	c	d	e	f	
0	H	H	L	L	L	L	H	H	H	H	H	H	L	1
1	H	X	L	L	L	H	H	L	H	H	L	L	L	1
2	H	X	L	L	H	L	H	H	H	L	H	H	L	H
3	H	X	L	L	H	H	H	H	H	H	L	L	H	
4	H	X	L	H	L	L	H	L	H	H	L	L	H	H
5	H	X	L	H	L	H	H	H	L	H	H	L	H	H
6	H	X	L	H	H	L	H	L	L	H	H	H	H	H
7	H	X	L	H	H	H	H	H	H	H	L	L	L	L
8	H	X	H	L	L	L	H	H	H	H	H	H	H	H
9	H	X	H	L	L	H	H	H	H	H	L	L	H	H
10	H	X	H	L	H	L	H	L	L	L	H	H	L	H
11	H	X	H	L	H	H	H	L	L	H	H	L	L	H
12	H	X	H	H	L	L	H	L	H	L	L	L	H	H
13	H	X	H	H	L	H	H	H	L	L	H	L	H	H
14	H	X	H	H	H	L	H	L	L	L	H	H	H	H
15	H	X	H	H	H	H	H	L	L	L	L	L	L	L
BI	X	X	X	X	X	X	L	L	L	L	L	L	L	2
RBI	H	L	L	L	L	L	L	L	L	L	L	L	L	3
LT	L	X	X	X	X	X	H	H	H	H	H	H	H	4

2. Untuk mengerjakan nomor 1, isilah tabel kebenaran berikut ini!

Gambar 1. 7segmen

	b3	b2	b1	b0	a	B	c	d	e	f	g	
0	0	0	0	0	1							a = 0+2+3+5+7+8+9
0	0	0	1	0	0							b =
0	0	1	1	1	1							c =
0	1	0	0	0	0							d =
0	1	1	1	0	0							e =
0	1	1	1	1	1							f =
1	0	0	0	1	1							
1	0	0	1	1	1							
					X							
					X							



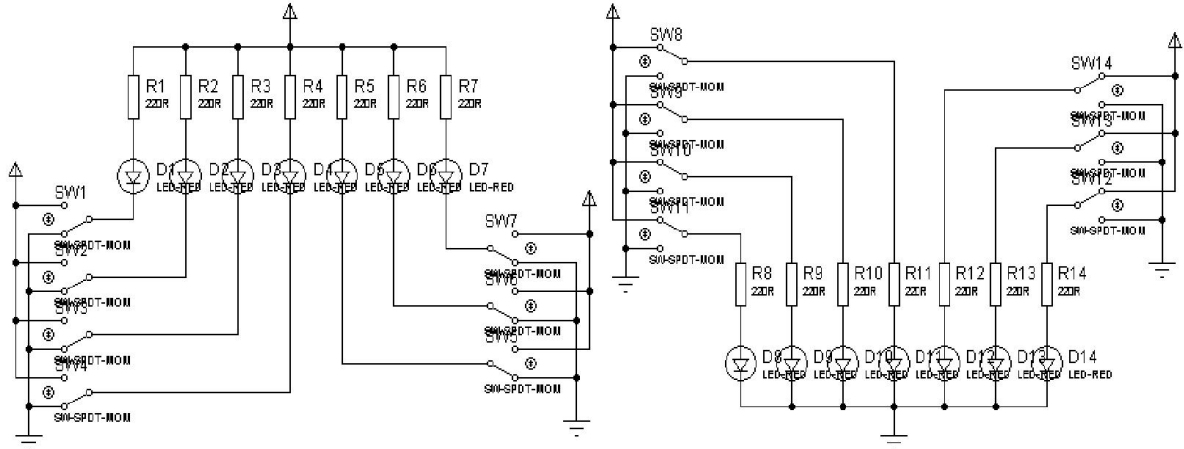


**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA  
LAB SHEET PRAKTIK TEKNIK DIGITAL**

Semester 2	DECODER, IC COUNTER	200 menit
No. LST/PTE/EKA6211/13	Revisi: 00	Tgl: 8 September 2015
		Page 4 of 6

### 7SEGMENT DISPLAY

1. Buatlah rangkaian seperti berikut ini!

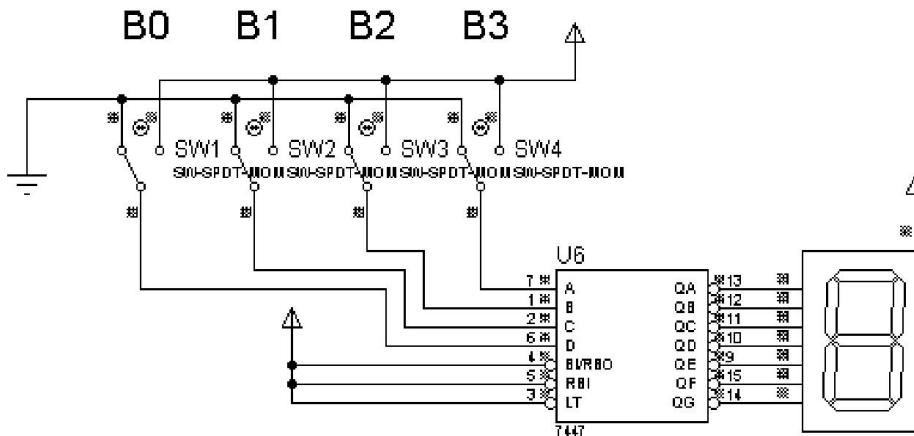


Gambar3. Struktur LED common Anoda dan LED common Cathode

2. Ubah-ubah masukkan switch (0 atau 1), kemudian amati kapan LED akan menyala!

### DECODER BCD dengan IC 7447 dan 7448

1. Buatlah rangkaian seperti gambar 4 dan gambar 5!
2. Berikan logika 0000 s.d. 1001 untuk setiap input dan amati display 7-segment!
3. Masukkan hasilnya pada tabel!
4. Jelaskan perbedaan decoder BCD dengan IC 7447 dan IC 7448!

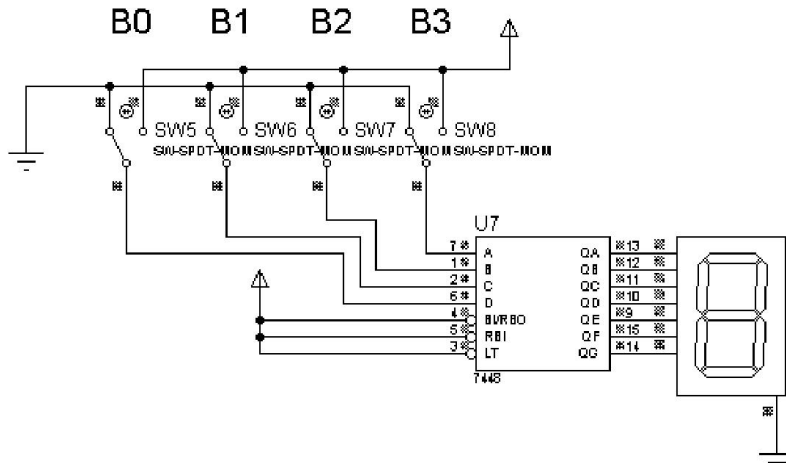


Gambar4. Decoder BCD dengan IC 7447



**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA  
LAB SHEET PRAKTIK TEKNIK DIGITAL**

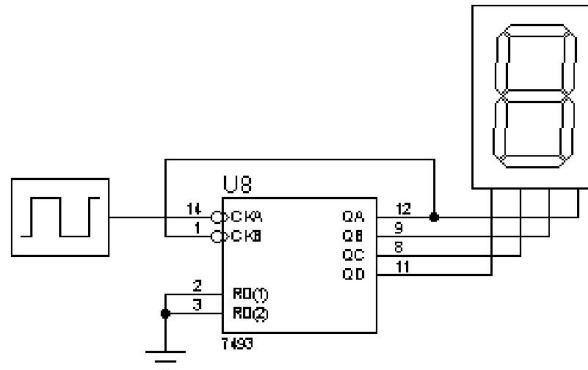
Semester 2	DECODER, IC COUNTER	200 menit
No. LST/PTE/EKA6211/13	Revisi: 00	Tgl: 8 September 2015
		Page 5 of 6



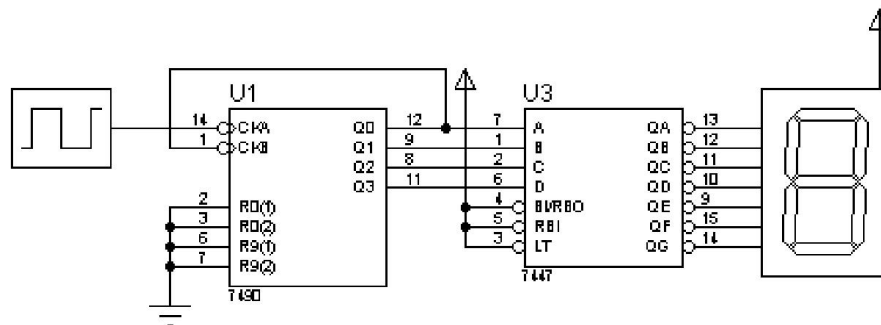
Gambar5. Decoder BCD dengan IC 7448

**IC COUNTER dengan BCD 7segmen**

1. Buatlah rangkaian seperti berikut ini!



Gambar6. Counter dengan IC 7493



Gambar7. Counter dengan IC 7490

Dibuat oleh :

Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta

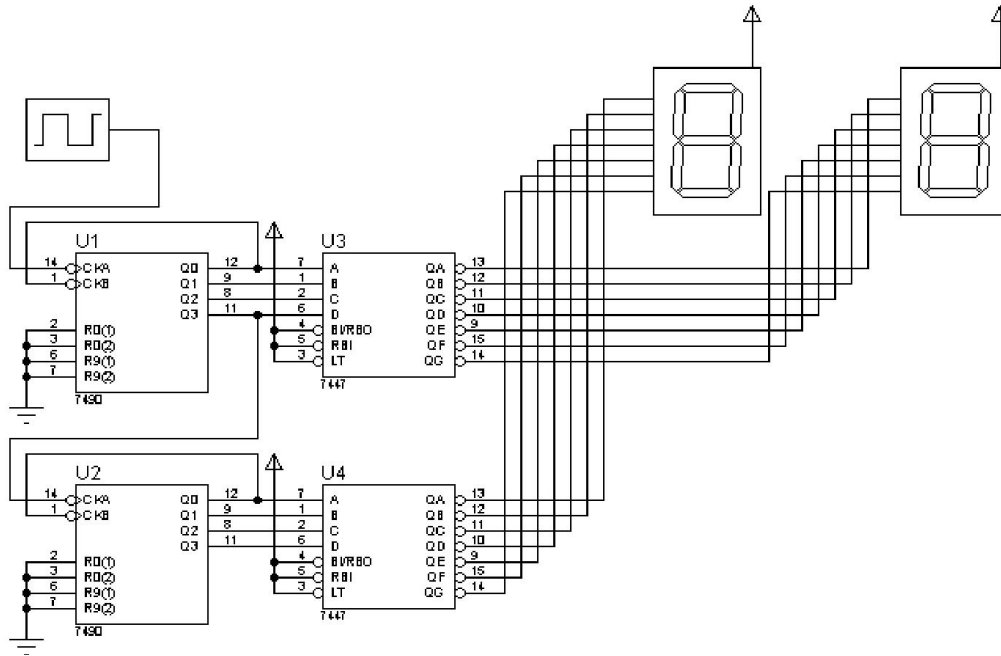
Diperiksa oleh :



**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA  
LAB SHEET PRAKTIK TEKNIK DIGITAL**

Semester 2	DECODER, IC COUNTER	200 menit
No. LST/PTE/EKA6211/13	Revisi: 00	Tgl: 8 September 2015

Page **6** of **6**



Gambar8. Counter 2 digit dengan IC 7490

2. Amati perubahan output seven segmen-nya untuk gambar 5 dan gambar 6!
3. Jelaskan perbedaan counter menggunakan IC 7493 dan IC 7490! Jelaskan cara kerja masing-masing IC!

**7. Bahan Diskusi :**

- a. Bagaimana bentuk rangkaian masing-masing Decoder
- b. Buatlah rangkaian DECODER BCD KE 7-SEGMENT DENGAN IC DECODER TTL 7447 dan Display 7-segmen secara hardware.
- c. Jelaskan perbedaan decoder BCD dengan IC 7447 dan IC 7448

**8. Lampiran :**



<b>FAKULTAS TEKNIK</b>			
<b>UNIVERSITAS NEGERI YOGYAKARTA</b>			
<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>			
Semester 2	MULTIPLEXER		200 menit
No. LST/PTE/EKA6211/14	Revisi: 00	Tgl: 8 September 2015	Page <b>1</b> of <b>5</b>

### 1. Kompetensi

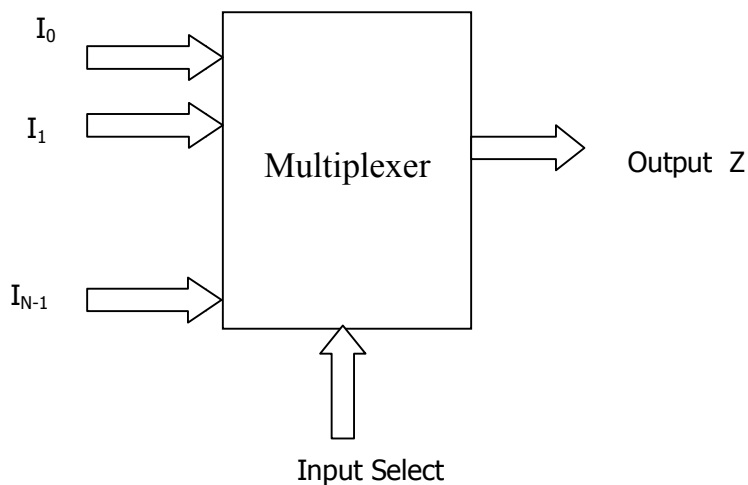
Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam memahami sifat dan cara kerja Multiplexer

### 2. Sub Kompetensi :

Mahasiswa diharapkan dapat merancang rangkaian Multiplexer

### 3. Dasar Teori ;

Multiplexer atau selector data adalah suatu rangkaian logika yang menerima beberapa input data dan untuk suatu saat tertentu hanya mengijinkan satu dari data input tersebut untuk lewat mencapai output. Pemilihan input dilakukan oleh input select (kadang disebut input Address).

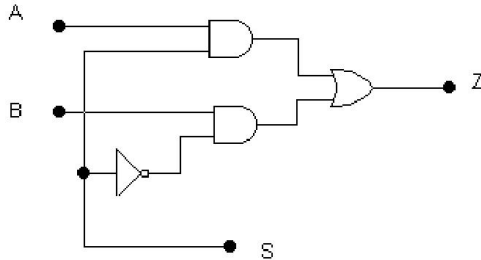


Gambar 1. Diagram multiplexer.

Multiplexer bekerja seperti sebuah switch multi posisi yang dikontrol secara digital di mana kode digital yang diberikan ke input select mengontrol input-input data mana yang akan di switch ke output. Dengan kata lain, multiplexer memilih 1 dari N data input dan menyalurkan data yang terpilih ke suatu channel output tunggal. Proses ini disebut Multiplexing.

### Multiplexer 2 channel

Gambar 2 menunjukkan rangkaian logika untuk mux dua-input (atau dua-channel) dengan input-input data A dan B dan input Select S.



Gambar 2. Mux 2-channel

Tabel kebenaran

S	Output
0	Z = B
1	Z = A

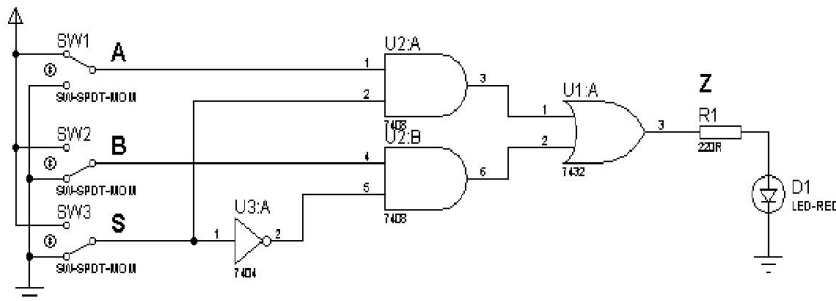
Output  $Z = AS + BS'$

**4. Alat/Instrument/Aparatus/Bahan**

- a. Unit Komputer
- b. Program EWB

**5. Langkah Kerja**

- a. Bukalah program EWB
- b. Buatlah rangkaian seperti berikut ini!



Gambar1. Mux 2 channel

Tabel1. Kebenaran mux-2 channel

S	Output
0	Z=B
1	Z=A

- c. Ujilah rangkaian pada gambar 1 dengan variasi masukan seperti berikut ini!

A	B	Select	Output Z
0	0	0	





**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA  
LAB SHEET PRAKTIK TEKNIK DIGITAL**

Semester 2	MULTIPLEXER	200 menit
No. LST/PTE/EKA6211/14	Revisi: 00	Tgl: 8 September 2015

Page **3** of **5**

0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

- d. Rancanglah multiplexer 4 channel dengan input A, B, C, D serta selector S1 dan S2! Tabel kebenaran seperti berikut:

Tabel kebenaran mux-4 channel

S1	S2	Output
0	0	Z=A
0	1	Z=B
1	0	Z=C
1	1	Z=D

- e. Ujilah dengan memberi variasi masukan!  
f. Buatlah rangkaian seperti berikut ini! Kemudian iujilah dengan beberapa variasi masukan, lalu masukkan kesimpulannya pada tabel 2.

Dibuat oleh :

Dilarang memperbanyak sebagian atau seluruh isi dokumen  
tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta

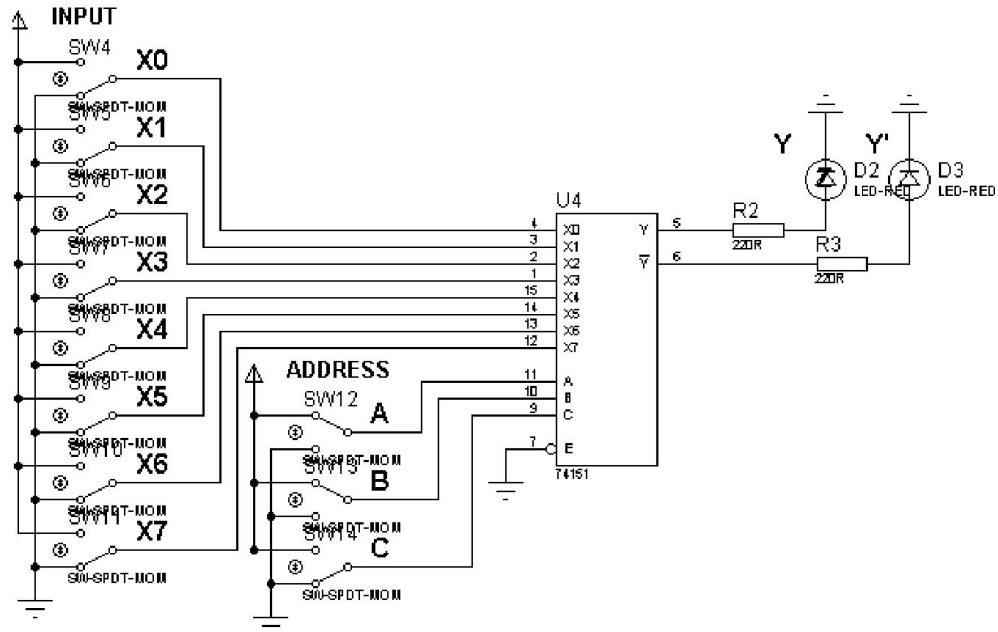
Diperiksa oleh :



**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA  
LAB SHEET PRAKTIK TEKNIK DIGITAL**

Semester 2	MULTIPLEXER	200 menit
No. LST/PTE/EKA6211/14	Revisi: 00	Tgl: 8 September 2015

Page 4 of 5

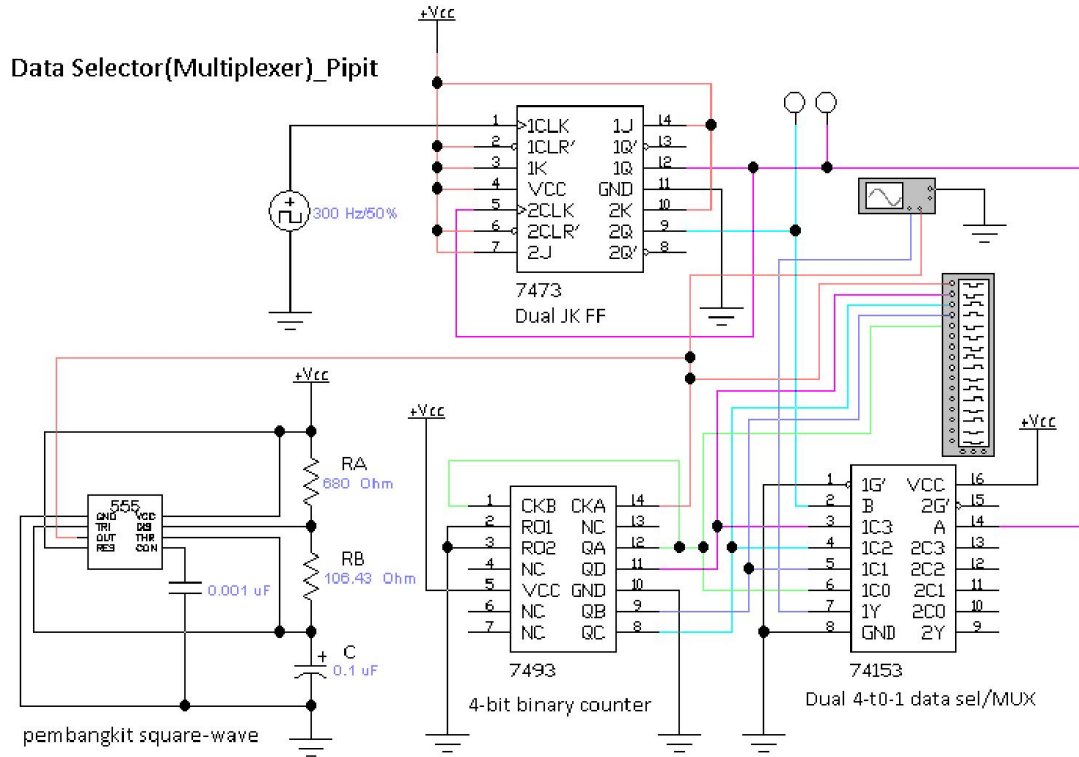


Gambar3. multiplexer 8 ke-1 menggunakan IC 74151  
Tabel 2. Kebenaran multiplexer dengan IC 74151

Address (alamat)			Input								Output
C	B	A	7	6	5	4	3	2	1	0	Y
0	0	0									1
0	0	1									1
0	1	0									1
0	1	1									1
1	0	0									1
1	0	1									1
1	1	0									1
1	1	1									1

**Rangkaian MULTIPLEXER dengan IC 74153**

1. Buatlah rangkaian seperti rangkaian pada gambar2!
2. Amati nilai-nilai address/select, input dan output dengan menggunakan logic analyzer!
3. Jelaskan penggunaan IC 555, IC 7473, IC 7493 dan IC 74153!



Gambar4. multiplexer dual 4 ke-1 dengan IC 74153

### 7. Bahan Diskusi :

Laporkan Rangkaian, hasil pengamatan, Cara kerja dan kesimpulan

### 8. Lampiran



<b>FAKULTAS TEKNIK</b>			
<b>UNIVERSITAS NEGERI YOGYAKARTA</b>			
<b>LAB SHEET PRAKTIK TEKNIK DIGITAL</b>			
Semester 2	DEMULTIPLEXER		200 menit
No. LST/PTE/EKA6211/15	Revisi: 00	Tgl: 8 September 2015	Page <b>1</b> of <b>3</b>

### 1. Kompetensi

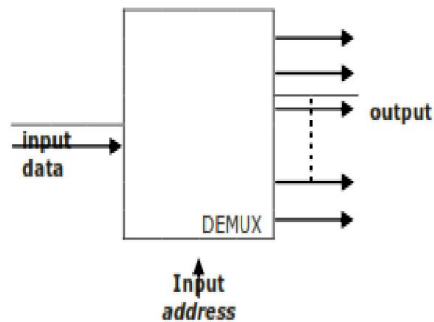
Dengan mengikuti perkuliahan praktek, diharapkan mahasiswa memiliki kedisiplinan, tanggung jawab dan dapat berinteraksi dengan dosen dan mahasiswa lain dalam memahami sifat dan cara kerja Demultiplexer

### 2. Sub Kompetensi :

Mahasiswa diharapkan dapat merancang rangkaian Demultiplexer

### 3. Dasar Teori ;

Demultiplexer merupakan kebalikan dari multiplexer, yaitu menghubungkan satu input ke salah satu dari beberapa output yang berbeda. Demultiplexer pada dasarnya adalah sebuah decoder.



Gambar 1. Blok rangkaian demultiplexer

### 4. Alat/Instrument/Aparatus/Bahan

- Unit Komputer
- Program EWB

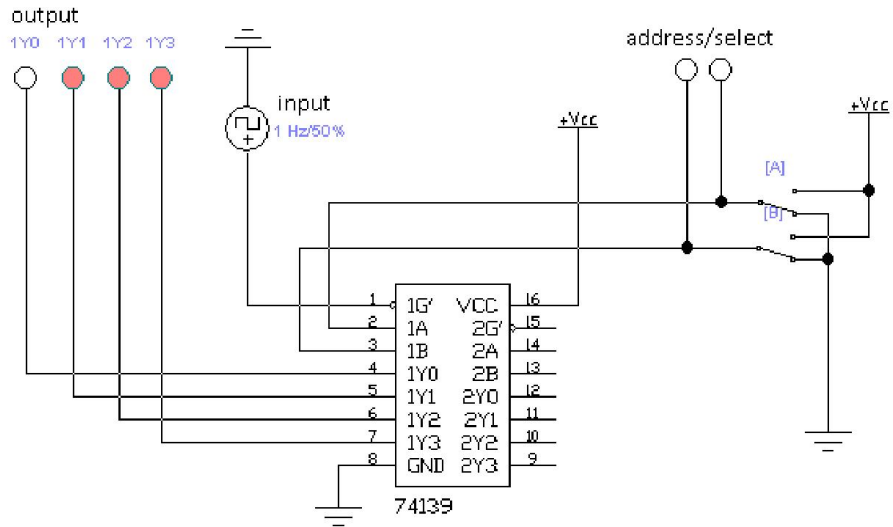
### 5. Langkah Kerja

#### Rangkaian DEMULTIPLEXER dengan IC 74139

##### Rangkaian a

- Buatlah rangkaian seperti rangkaian pada gambar 2!
- Variasikan nilai select/address!
- Amati perubahannya, dan masukkan ke dalam tabel2!

Dibuat oleh :	Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta	Diperiksa oleh :
---------------	--	------------------



Gambar 2. DEMULTIPLEXER dengan IC 74139 (a)  
Tabel 1. Kebenaran demultiplexer dengan IC 74139

Address (alamat)		Output				Enable
B	A	Y3	Y2	Y1	Y0	Y
0	0					
0	1					
1	0					
1	1					

### Rangkaian DEMULTIPLEXER dengan IC 74139

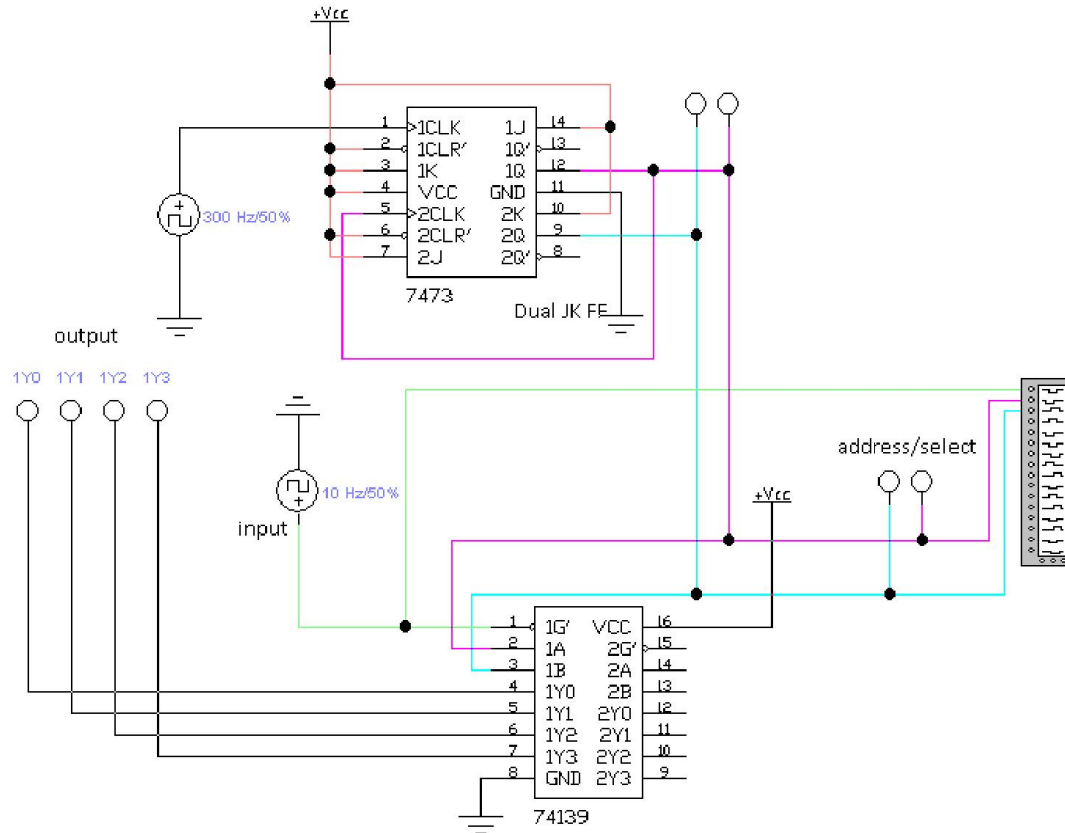
#### Rangkaian b

1. Buatlah rangkaian seperti rangkaian pada gambar3!
2. Amati nilai-nilai address/select, input dan output dengan menggunakan logic analyzer!
3. Jelaskan penggunaan IC 7473 dan IC 74139!



**FAKULTAS TEKNIK  
UNIVERSITAS NEGERI YOGYAKARTA  
LAB SHEET PRAKTIK TEKNIK DIGITAL**

Semester 2	DEMULTIPLEXER	200 menit
No. LST/PTE/EKA6211/15	Revisi: 00	Tgl: 8 September 2015
		Page 3 of 3



Gambar 3. Demultiplexer dengan IC 74139 (b)

**7. Bahan Diskusi :**

Laporkan Rangkaian, hasil pengamatan, Cara kerja dan kesimpulan

**8. Lampiran**